

Gabriel da Silva Lopes Sousa

Amplificador de recepção para transceptor 5G

Santo André, SP

2021

Gabriel da Silva Lopes Sousa

Amplificador de recepção para transceptor 5G

Monografia apresentada ao programa de Graduação em Engenharia de Informação da Universidade Federal do ABC (UFABC), como requisito para obtenção do título de Bacharel em Engenharia de Informação.

Universidade Federal do ABC

Orientador: Prof. Dr. André da Fontoura Ponchet

Santo André, SP

2021

Resumo

Com o desenvolvimento das redes de telefonia móvel a transmissão de informações por este canal tem apresentado um volume de dados significativamente grande, uma vez que os avanços de cada geração de rede móvel proporcionaram ganhos significativos em termos de taxa de transferência e largura de banda ocupada. No contexto nacional, temos a quinta geração de rede móvel como tecnologia emergente, o 5G, que permitirá a conectividade de mais dispositivos de maneira simultânea e com taxas de transferência satisfatórias para manter serviços de *streaming*. Para atender aos requisitos destes novos dispositivos eletrônicos desta tecnologia, será necessário o desenvolvimento de transceptores sintonizados nas frequências de operação. No cenário brasileiro, será disponibilizada uma faixa de frequência específica para o 5G em $3.5GHz$ e para melhorar a cobertura da quarta geração, 4G, será disponibilizada também a faixa de $2.3GHz$.

Neste trabalho foi desenvolvido um amplificador de baixo ruído, LNA-*Low Noise Amplifier*, Dualband - $2.3/3.5 GHz$, utilizando o *design kit* SG13G2 da *foundry* IHP, permitindo utilização em dispositivos 4G/5G. O amplificador em questão teve um desempenho compatível com a bibliografia utilizada oferecendo um ganho médio de $18.13dB$ na banda de operação e com uma figura de ruído média de $0.32dB$. Foram desenvolvidos também parte dos indutores utilizados no circuito do amplificador, especificamente os indutores de menor valor por terem menor tamanho físico, estes tiveram um fator de qualidade médio de 6.38.

Palavras-Chave: Amplificador de Baixo Ruído, LNA, Quinta Geração, 5G, Transceptores

Abstract

Following the development of mobile telephony networks, the transmission of information through this channel has presented a significantly large volume of data, since the advances of each generation of mobile networks have provided significant gains in terms of transfer rate and occupied bandwidth. In the national context, we have the fifth generation of mobile network as an emerging technology, the 5G, which will allow the connectivity of more devices simultaneously and with satisfactory transfer rates to keep services streaming. To meet the requirements of these new electronic devices of this technology, it will be necessary to develop transceivers tuned to the operating frequencies. In the Brazilian scenario, a specific frequency band will be made available for 5G at 3.5GHz and to improve the coverage of the fourth generation, 4G, the 2.3GHz band will also be made available.

In this work, it was developed a low noise amplifier, LNA, Dualband - 2.3/3.5GHz, using foundry IHP kitSG13G2 design, allowing use in 4G/5G devices. The amplifier in question had a performance compatible with the literature used, offering an average gain of 18.13dB in the operating band and with an average noise figure of 0.32dB. Part of the inductors used in the amplifier circuit were also developed, specifically the smaller value inductors because of their smaller physical size, these had an average quality factor of 6.38.

Keywords: Low Noise Amplifier, LNA, Fifth Generation, 5G, Transceiver

Agradecimentos

Primeiramente eu agradeço a Deus pela oportunidade que tive de estudar nesta instituição, sou grato a Ele também por ter me dado luz e sabedoria durante todo o curso e pela saúde física e mental para chegar até aqui.

Agradeço também a minha família por todo apoio que tem me dado, especialmente a minha esposa e minha mãe que são as principais colaboradoras com todo o meu desenvolvimento acadêmico e profissional.

Agradeço ao corpo docente da universidade por todo o conhecimento e experiências compartilhadas comigo. Em especial gostaria de agradecer ao professor orientador deste trabalho, Prof. Dr. André da Fontoura Ponchet que sempre foi muito solícito e dedicado ao ensino e aos alunos.

Por fim, mas não menos importante, agradeço aos meus colegas e amigos que tive a oportunidade estudar junto neste período de graduação que, de maneira direta ou indireta, sempre me ajudaram muito. Agradeço também aos meus companheiros de trabalho pelo apoio e auxílio durante o período de graduação.

Lista de ilustrações

Figura 1 – Referência para conexão dual entre 4G e 5G. Fonte: 3GPP e Qualcomm	10
Figura 2 – Modelo de cadeia de recepção. Fonte: Autor	10
Figura 3 – Pontos de Interesse para Linearidade. Fonte: (PONCHET, 2019a)	13
Figura 4 – Topologias de amplificadores de baixo ruído. Fonte: (VOINIGESCU, 2013)	15
Figura 5 – Interação do campo magnético entre espiras. Fonte: (RAZAVI, 2011)	16
Figura 6 – Dimensões de um indutor quadrado. Fonte: (RAZAVI, 2011)	17
Figura 7 – Exemplos de geometrias de indutores. Fonte: (RAZAVI, 2011)	17
Figura 8 – Ilustração do mecanismo de perda por resistência série em um indutor. Fonte: (RAZAVI, 2011)	18
Figura 9 – Ilustração de capacitâncias parasitas em um indutor. Fonte: (RAZAVI, 2011)	18
Figura 10 – Ilustração de capacitâncias parasitas entre indutor e substrato. Fonte: (RAZAVI, 2011)	18
Figura 11 – Esquema elétrico do modelo utilizado de indutor. Fonte: (RAZAVI, 2011)	19
Figura 12 – Curva de NF pela tensão V_{GS} em um transistor MOS. Fonte: (PONCHET, 2019a)	20
Figura 13 – Exemplo de Esquemático de uma <i>microstrip</i> . Fonte: Autor	21
Figura 14 – Layout e simulação eletromagnética. Fonte: Autor	22
Figura 15 – Cadeia de recepção <i>Dualband</i> . Fonte: Autor	23
Figura 16 – Esquemático de caracterização do transistor NMOS . Fonte: AUTOR	24
Figura 17 – Gráfico da curva NF <i>versus</i> V_{GS} , curva inferior(m_1) com $f = 2.3GHz$ e curva superior(m_2) com $f = 3.5GHz$. Fonte: AUTOR	25
Figura 18 – Esquemático Inicial do amplificador de baixo ruído. Fonte: AUTOR	25
Figura 19 – Análise de pequenos sinais de M_1 . Fonte: AUTOR	26
Figura 20 – Esquemático Inicial para $f = 2.3 GHz$	29
Figura 21 – Esquemático Inicial para $f = 3.5 GHz$	29
Figura 22 – Resultados Iniciais para $f = 2.3 GHz$. Fonte: Autor	30
Figura 23 – Resultados Iniciais para $f = 3.5 GHz$. Fonte: Autor	31
Figura 24 – Circuito de casamento de saída.(Fonte: Autor)	33
Figura 25 – Malha casamento de saída em $f = 2.3GHz$.(Fonte: Autor)	34
Figura 26 – Malha casamento de saída em $f = 3.5GHz$.(Fonte: Autor)	34
Figura 27 – Resultados com valores ajustados para $f = 2.3$. Fonte: Autor	35
Figura 28 – Resultados com valores ajustados para $f = 3.5$. Fonte: Autor	36
Figura 29 – Circuito Integrado Si4356 - Seleção da Frequência de Operação. Fonte: Silicon Labs,2021	37

Figura 30 – Esquemático <i>Dualband</i> com indutores ideais	38
Figura 31 – Mapeamento dos valores de indutância para geometria Quadrada. Fonte: Autor	40
Figura 32 – Calculo de D_{OUT} do indutor L_{MAT} para geometria Quadrada. Fonte: Autor	44
Figura 33 – Calculo de D_{OUT} do indutor L_{MAT} para geometria Quadrada. Fonte: Autor	44
Figura 34 – <i>Layout</i> Indutor $L_{MAT} = 1.7nH$. Fonte: Autor	45
Figura 35 – Indutância	45
Figura 36 – Fator de Qualidade	45
Figura 37 – Resistência Série	46
Figura 38 – Varredura em D_{OUT} do indutor L_S para geometria Quadrada. Fonte: Autor	46
Figura 39 – Calculo de D_{OUT} do indutor L_S para geometria Quadrada. Fonte: Autor	47
Figura 40 – <i>Layout</i> Indutor $L_S = 93.204pH$. Fonte: Autor	47
Figura 41 – Indutância	48
Figura 42 – Fator de Qualidade	48
Figura 43 – Resistência Série	48
Figura 44 – Varredura em D_{OUT} do indutor L_T para geometria Quadrada. Fonte: Autor	49
Figura 45 – Calculo de D_{OUT} do indutor L_T para geometria Quadrada. Fonte: Autor	49
Figura 46 – <i>Layout</i> Indutor $L_T = 200pH$. Fonte: Autor	50
Figura 47 – Indutância	50
Figura 48 – Fator de Qualidade	50
Figura 49 – Resistência Série	51
Figura 50 – Esquemático com Indutores Projetados	51
Figura 51 – Resultados para Amplificador <i>Dualband</i> . Fonte: Autor	54
Figura 52 – Resultados para Amplificador <i>Dualband</i> . Fonte: Autor	55
Figura 53 – Ponto de Compressão de 1dB do amplificador <i>Dualband</i> . Fonte: Autor .	55
Figura 54 – Ponto de Interceptação de 3 ^a ordem do amplificador <i>Dualband</i> . Fonte: Autor	55
Figura 55 – Largura de Banda. Fonte: Autor	56
Figura 56 – Resultados para Amplificador <i>Dualband</i> com indutores projetados. Fonte: Autor	58
Figura 57 – Resultados para Amplificador <i>Dualband</i> com indutores projetados. Fonte: Autor	59
Figura 58 – Ponto de Compressão de 1dB do amplificador <i>Dualband</i> . Fonte: Autor .	59
Figura 59 – Ponto de Interceptação de 3 ^a ordem do amplificador <i>Dualband</i> . Fonte: Autor	59

Figura 60 – Largura de Banda. Fonte: Autor	60
--	----

Lista de tabelas

Tabela 1 – Coeficientes da Eq. (3.2)	19
Tabela 2 – Caracterização transistor Unitário	24
Tabela 3 – Valores Iniciais dos Componentes	28
Tabela 4 – Valores Ajustados dos Componentes	33
Tabela 5 – Valores dos Componentes	38
Tabela 6 – Configuração de operação	38
Tabela 7 – Valores dos Componentes	52
Tabela 8 – Valores dos Componentes	57
Tabela 9 – Comparativo entre as configurações obtidas e parâmetros estabelecidos	61

Sumário

1	INTRODUÇÃO	9
2	AMPLIFICADORES DE BAIXO RUÍDO	12
2.1	Ruído	12
2.2	Indicadores de desempenho	13
2.3	Topologias e Projeto	15
3	INDUTORES NA MICRO-ELETRÔNICA	16
4	METODOLOGIA	20
4.1	Projeto Teórico	20
4.2	ADS	21
5	PROJETO	23
5.1	Parâmetros	23
5.2	Projeto	24
5.2.1	LNA com indutores ideais	24
5.2.2	Indutores	38
5.2.2.1	L_{MAT}	44
5.2.2.2	L_S	46
5.2.2.3	L_T	49
5.2.3	LNA com indutores projetados	51
6	RESULTADOS FINAIS	53
6.1	LNA com indutores ideais	53
6.2	Indutores	57
6.3	LNA com indutores projetados	58
7	CONSIDERAÇÕES FINAIS	62
	REFERÊNCIAS	63

1 Introdução

As redes móveis iniciaram operação no final da década de 70, onde foi instalada a primeira geração de telefonia celular, 1G, utilizando o AMPS-*Advanced Mobile Phone System* baseado no FDMA-*Frequency Division Multiple Access*. Tal tecnologia era capaz de prover um canal de comunicação com taxas próximas de 2.4 kbps, o qual era utilizado exclusivamente para comunicação por chamadas de voz. A segunda geração, 2G, veio para solucionar alguns pontos negativos encontrados na sua predecessora e trazer uma maior performance. Essa tecnologia, por sua vez, era baseada no GSM-*Global System for Mobile*, o 2G era capaz de fornecer canais com bandas até 200kHz, sendo possível o tráfego de dados de mensagens de texto(SMS) e multimídia(MMS) com bandas de até 64kbps. Algumas novas implementações foram feitas na segunda geração que chegou a oferecer uma taxa de transferência de até 144 kbps. A terceira geração veio para aumentar a capacidade de transferência para taxas próximas dos 14Mbps, suficientes para realizar a transferências de arquivos, navegação pela internet, etc.

Com o avanço dos protocolos de rede e a integralização de equipamentos, a quarta geração de rede móvel celular, 4G, veio para atender tais requisitos. Baseada no uso do LTE-*Long -Term Evolution*, e que por oferecer taxas de transferência entre 10Mbps e 1Gbps, a rede 4G trouxe um gama de aplicações muito grande vindo de encontro ao aumento de dados trafegados, tanto pelo aumento na complexidades dos dispositivos e suas aplicações como no desenvolvimento de novos conceitos como o IoT,*Internet of Things*, realidade aumentada e inteligência artificial.

Com o crescimento no número de dispositivos e suas possibilidades de aplicações, a ITU-*International Telecommunications Union* definiu a especificação de requisitos para a quinta geração de rede celular, o 5G. As principais características do 5G são o aumento da taxa de transferência propiciando uma latência significativamente baixa e o aumento da densidade de dispositivos conectados. Relacionando as características descritas acima podemos observar que a quinta geração proverá uma resposta próxima do tempo real e aliada a uma densidade maior de dispositivos conectados simultaneamente poderemos desenvolver diversas aplicações relacionadas a monitoramento em tempo real com dispositivos e sensores baseados no conceito de IoT. Uma barreira para o desenvolvimento e instalação do 5G descrito anteriormente é a infraestrutura, para as aplicações com máxima taxa de transferência o 5G opera com portadoras de 3.5GHz e 28GHz, portadoras com faixas tão distintas por conta de diferentes aplicações em termos de dispositivos conectados e área de cobertura. Uma solução proposta pelo 3GPP é uma conexão dual com o 4G, de maneira que o 4G ainda seria o responsável pela maior área de cobertura, mas estando disponível o 5G realiza a conexão, conforme Fig.(1).

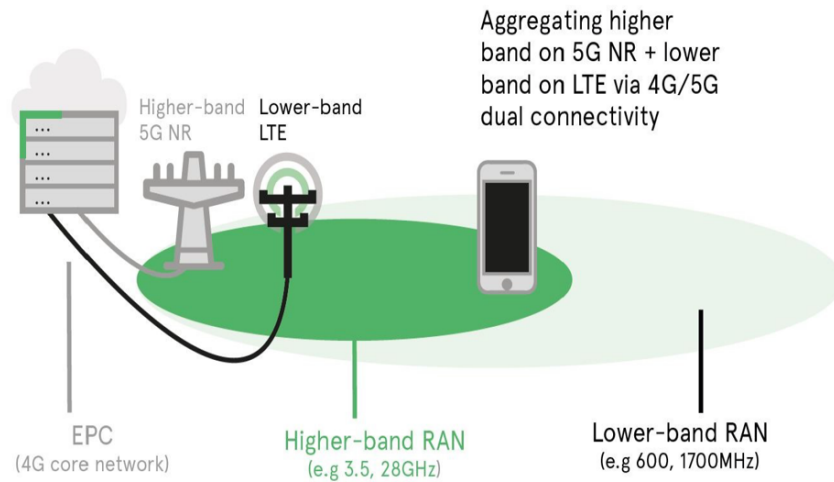


Figura 1 – Referência para conexão dual entre 4G e 5G. Fonte: 3GPP e Qualcomm

A proposta principal para lançamento da quinta geração no âmbito global é a disponibilização da banda de 3.5GHz para conectividade de dispositivos móveis, como celulares e sensores remotos, e a banda na faixa de ondas milimétricas, acima de 28GHz, para aplicações domésticas, espaços definidos com células menores, de conexão banda larga, como sensoriamento e aplicações de inteligência artificial. No contexto nacional a ANATEL-Agência Nacional de Telecomunicações definiu a primeira versão do edital para a licitação chamada de "Leilão do 5G", essa movimentação da agência deverá promover principalmente quatro faixas de frequência, 700 MHz voltado para aplicações do 4G, 2.3GHz para melhorar a cobertura do 4G e auxiliar na integração com 5G, 3.5GHz para 5G-Estado da Arte citado acima voltado para rede celular e 26GHz voltado para aplicações de banda larga doméstica e pesquisa.

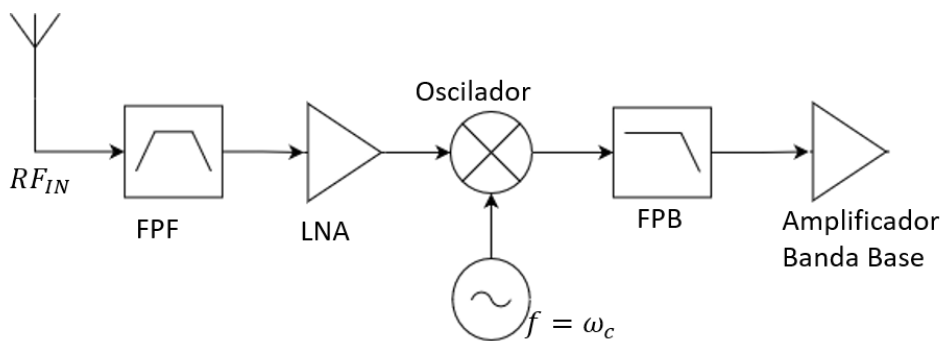


Figura 2 – Modelo de cadeia de recepção. Fonte: Autor

Desde a criação da primeira geração de rede de telefonia celular necessitou-se de uma interface analógica-digital. Na seção analógica, os amplificadores de sinal são primordiais e estão presentes tanto como meio de saída através dos PA-*Power Amplifier*, amplificador de potência que tem como objetivo fornecer um ganho suficientemente grande que com auxílio de uma antena devidamente acoplada tenha seu sinal recebido por uma estação

rádio base, como meio de entrada temos os LNA-*Low Noise Amplifier*, amplificadores de baixo ruído que são capazes de amplificar um sinal relativamente atenuado recebido de uma antena ou outro estágio relacionado a entrada do transceptor, e fornecer ao próximo estágio um sinal amplificado com baixas contribuições de ruído referentes as características dos dispositivos eletrônicos usados. Neste contexto, pode-se dizer que o LNA é um dos estágios mais importantes na cadeia de recepção.

Com isto, o objetivo deste trabalho é projetar um LNA *Dualband* sintonizado por chaves digitais em duas bandas, 2.3 GHz e 3.5 GHz, onde atenderá as faixas de frequência mais baixas propostas para operação nacional no 4G e 5G respectivamente. O projeto deverá atender as métricas necessárias para um amplificador de baixo ruído e atender os parâmetros de operação que serão definidos nas próximas seções. É contemplado nas etapas de projeto a definição de tecnologia microeletrônica utilizada com base nos padrões disponíveis pelas *Foundry*, empresas responsáveis pela confecção de circuitos de microeletrônica, escolha da topologia de amplificador a ser utilizadas e os cálculos de componentes relativos a sua sintonia na faixa de frequência citada acima.

2 Amplificadores de Baixo Ruído

2.1 Ruído

O ruído pode ser considerado um processo aleatório que tem como objetivo adicionar componentes ao sinal de informação onde diferentes fontes de ruído podem ser consideradas decorrelacionadas e conseqüentemente combinadas afim de retornar um ruído resultante total. Especificamente no caso de semicondutores podemos nos atentar a alguns tipos de ruídos específicos, como ruído térmico, ruído *shot*, ruído *flicker* e ruído *pop-corn*.

O ruído térmico como a própria terminologia nos diz está relacionado a temperatura de operação dos dispositivos eletrônicos, que por sua vez implica no movimento aleatório dos elétrons em condutores e semicondutores. O ruído térmico tem uma resposta em frequência plana e é modelado em resistores da seguinte forma:

$$\overline{V_n^2} = 4\kappa TR\Delta f \quad (2.1)$$

$$\overline{I_n^2} = 4\kappa T \frac{1}{R} \Delta f \quad (2.2)$$

Onde κ é a constante de Boltzmann. O ruído *shot* está relacionado ao movimento de portadores de carga em uma junção semicondutora, considerando I_j como a corrente que flui pela junção, temos que o valor médio da corrente adicionada ao processo é dada por:

$$\overline{i_n^2} = 2qI_j\Delta f \quad (2.3)$$

Onde q é a carga elétrica de um elétron e Δf é a faixa de frequência de operação. O ruído *flicker* é originário de possíveis imperfeições no processo de fabricação de dispositivos eletrônicos onde ocorre a contaminação e conseqüentemente defeitos na interface de óxido-silício. Estas imperfeições condicionam a criação de potenciais de energia que por sua vez interferem na transição de portadores de carga na interface. O ruído *pop-corn* também está relacionado à imperfeições no processo de fabricação que ocasiona o salto repentino de corrente na base de transistores BJT, o nome está relacionado ao aspecto sonoro do sinal com a presença do ruído que ao ser inserido em um alto-falante se assemelha ao estouro de pipoca. Tanto o ruído *flicker* como o *pop-corn* podem ser desconsiderados em altas frequências.

2.2 Indicadores de desempenho

Como comentado acima o amplificador de baixo ruído, mais conhecido como LNA, é um dos estágios mais importantes da cadeia de recepção, responsável por receber um sinal de RF-Rádio Frequência pós filtro passa-faixas e encaminhá-lo a um *mixer* responsável por transladar o sinal de banda passante para banda base. Esta etapa de encaminhamento deve preservar o sinal recebido e acrescentar uma parcela mínima de ruído a fim de não interferir nas métricas estabelecidas no funcionamento do receptor como um todo.

Para especificar e projetar um LNA devemos observar alguns pontos chave para manter a performance necessária para esse dispositivo dentro da cadeia de recepção, tais como Figura de Ruído, ganho, consumo de potência, linearidade, banda de operação, estabilidade e compatibilidade elétrica com os estágios adjacentes do receptor.

A **Figura de Ruído** é um dos itens mais importantes na especificação deste tipo de amplificador por conta do seu objetivo de operação. Pela literatura (RAZAVI, 2011) podemos observar que NF_{LNA} (Figura de Ruído referente ao estágio do LNA) pode ser aproximada algo próximo de $2dB$, valor compatível com os demais estágios da cadeia de recepção. A fim de melhorar a estimativa deste valor, com o auxílio das simulações computacionais descritas na Metodologia, vamos relacionar os valores de figura de ruído referentes aos transistores unitários aos parâmetros de operação (densidade de corrente, transcondutância, etc).

O conceito de **linearidade** está relacionado à resposta do amplificador a uma variação da potência de entrada, onde podemos obter dois parâmetros importantes, o P_{1dB} -Ponto de Compressão de $1dB$, indica em que valor da potência de entrada onde ocorreu a queda de $1dB$ na potência de saída comparando com a resposta linear teórica, conforme Fig. 3a onde indica o início da perda de linearidade.

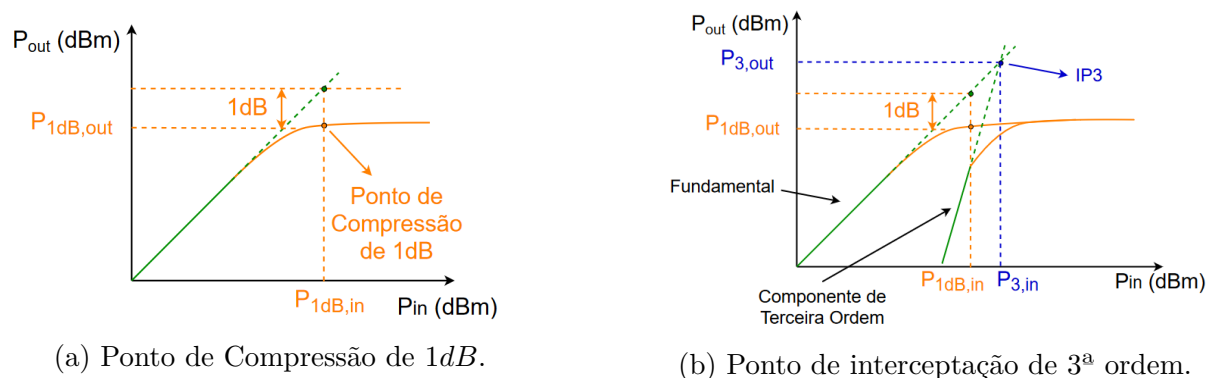


Figura 3 – Pontos de Interesse para Linearidade. Fonte: (PONCHET, 2019a)

Podemos modelar um amplificador não linear através da série de Taylor e assim observar a contribuição de frequências interferentes na banda de recepção. Utilizando até o terceiro termo da série podemos obter uma contribuição chamada de produto de

intermodulação que tem uma resposta linear com inclinação três vezes maior que a resposta do amplificador linear como destacado na Fig. 3b como "Componente de Terceira Ordem". O ponto de intersecção entre as duas retas, do ganho do amplificador linear e a resposta de terceira ordem é chamado IP_3 . Este ponto de interesse nos fornece a potência máxima de entrada, $P_{3,in}$, onde as componentes referentes ao produto de intermodulação passam a ser significativamente grandes e podem prejudicar os estágios seguintes.

O **ganho** é outro parâmetro de grande importância pois tem influência na figura de ruído e na compatibilidade com o estágio seguinte, o *mixer*. De tal forma que é possível observar uma relação de compromisso entre a **linearidade** e a **figura de ruído**, de maneira que ao aumentarmos o ganho temos uma influência menor de estágios posteriores, mas em contrapartida afetamos alguns parâmetros de compatibilidade como o P_{1dB} -Ponto de Compressão de 1dB e o IP_3 - Ponto de interceptação de terceira ordem.

A **compatibilidade elétrica com os estágios adjacentes** está diretamente relacionada ao casamento de impedâncias com ambas as interfaces, que por sua vez também tem ligação direta com o conceito de **estabilidade** do amplificador. Para verificar a estabilidade iremos lançar mão do Fator de Estabilidade de Stern (RAZAVI, 2011), que à luz da teoria de sistemas de micro-ondas observa o amplificar como uma rede de duas portas, onde, a partir de seus parâmetros de espalhamento, também conhecido como parâmetros S, temos a seguinte condição:

$$K = \frac{1 + |\Delta|^2 - |S_{11}| - |S_{22}|}{2|S_{21}||S_{12}|} \quad (2.4)$$

Onde $\Delta = S_{11}S_{22} - S_{12}S_{21}$. A faixa de estabilidade está definida para $K > 1$ e $\Delta < 1$, de maneira que, obedecendo estas condições, qualquer combinação de impedâncias. Relacionando alguns parâmetros fixos ao conceito acima, como isolamento entre a saída e entrada e os coeficientes de reflexão na entrada e saída podemos obter relações de compromisso afim de fornecer um intervalo de valores possíveis ao ganho de maneira a conservar a estabilidade do amplificador.

A **banda de operação** na grande maioria dos casos é uma definição prévia no projeto do amplificador tendo em vista que o contexto de aplicação já é algo conhecido. Com auxílio do modelo de pequenos sinais dos transistores em frequência, podemos observar a existência de parâmetros reativos que podem influenciar nos processos de casamento de impedâncias com outros estágios. Para amplificadores de faixa estreita, o excursionamento de frequências é relativamente curto e acaba gerando poucos desvios nos valores parametrizados, mas já em amplificadores de banda larga é necessário utilizar outros recursos para cancelamento parcial dessas reatâncias.

2.3 Topologias e Projeto

Podemos segmentar o projeto do amplificador em duas principais etapas, uma referente a escolha da tecnologia de microeletrônica e escolha do dispositivo eletrônico a ser utilizado, e outra referente a escolha da topologia de configuração e os componentes necessários para tal topologia. A primeira etapa onde podemos resumir como a escolha do dispositivos eletrônico irá se basear na disponibilidade de *design kit* relativos a aplicação do amplificador, onde já são diversas características do dispositivo eletrônico. No caso deste trabalho iremos utilizar o *design kit* SG13G2 da *foundry* IHP que disponibiliza transistores de $130nm$ onde podem chegar a uma $f_{max} \approx 500GHz$ para tecnologia bipolar e $f_{max} \approx 100GHz$ para tecnologia bipolar. O tamanho total dos transistores e numero de transistores serão definidos durante o projeto seguindo a metodologia definida a frente.

A segunda etapa de projeto está diretamente ligada as topologias utilizadas para aplicação, temos alguns exemplos na Fig. 4. As topologias utilizadas na eletrônica convencional também são amplamente utilizadas para amplificadores de baixo ruído com a possibilidade de algumas alterações.

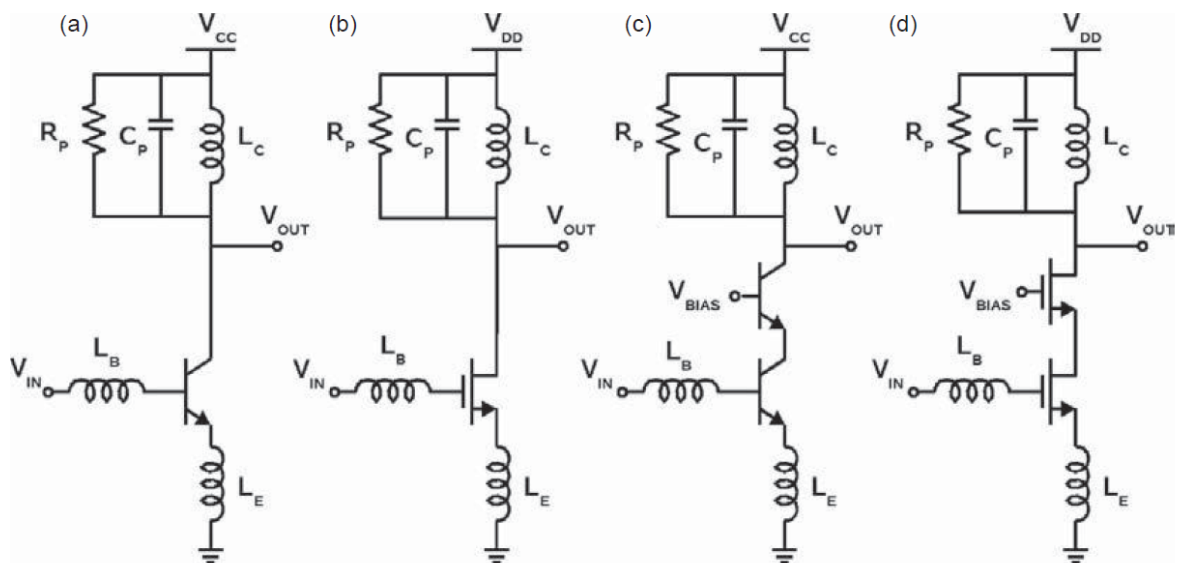


Figura 4 – Topologias de amplificadores de baixo ruído. Fonte: (VOINIGESCU, 2013)

3 Indutores na micro-eletrônica

Com o aumento da capacidade de desenvolvimento de *layout* para micro-eletrônica foi observada a oportunidade de incorporar outros componentes ao mesmo substrato, técnica chama de componentes *on-chip*, e principalmente no desenvolvimento de circuitos para rádio-frequência iniciou uma tendência de incorporar componentes passivos ao mesmo *layout* para reduzir o número de componentes fora do substrato. Falando especificamente do projeto de amplificadores. Na maioria dos casos são desenvolvidos indutores para trabalharem em conjunto aos dispositivos eletrônicos.

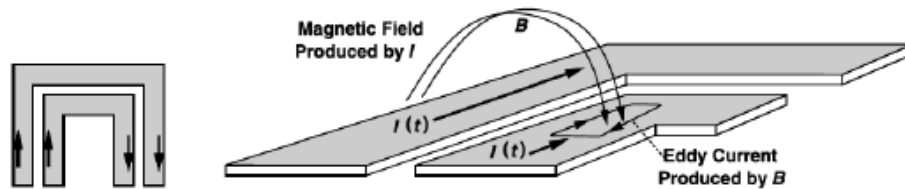


Figura 5 – Interação do campo magnético entre espiras. Fonte: (RAZAVI, 2011)

Os indutores desenvolvidos por esta técnica são amplamente utilizados em amplificadores de baixo ruído, LNA, pelo fato de apresentarem menor fonte de ruído do que resistores e otimização da banda de operação (RAZAVI, 2011). Por algumas limitações de tamanho e propriedades do meio esses indutores apresentam menor fator de qualidade frente a indutores dedicados a rádio-frequência, mas fazendo as devidas considerações, atendem de maneira satisfatória aos requisitos de operação. A estrutura básica de indutor, independente da escala, é um arranjo de um condutor que permita interação entre os campos magnéticos gerados pelos diversos trechos deste condutor, conforme Fig. 5, formando espiras separados por um meio isolante e na micro-eletrônica não é diferente, temos alguns dimensões importantes na construção do indutores, conforme Fig. (6), D_{in} e D_{out} são respectivamente os diâmetros interno e externo, s o espaçamento entre trilhas de condutores e w a largura das trilhas de condutores. A variedade de geometrias é estabelecida pela fabricante do *design-kit*, neste caso são disponibilizados a geometria quadrada e octogonal, e pelo fato de ter um maior fator de indutância por unidade de área iremos utilizar o indutor quadrado.

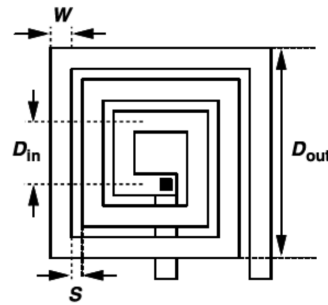


Figura 6 – Dimensões de um indutor quadrado. Fonte: (RAZAVI, 2011)

As principais geometrias utilizadas são baseadas em espiras no mesmo plano ou em planos paralelos conforme Fig. (7), como circular, poligonal e simétrica representadas em 2D, e empilhadas, com *shield* (indutor com blindagem) e espiras em planos paralelos.

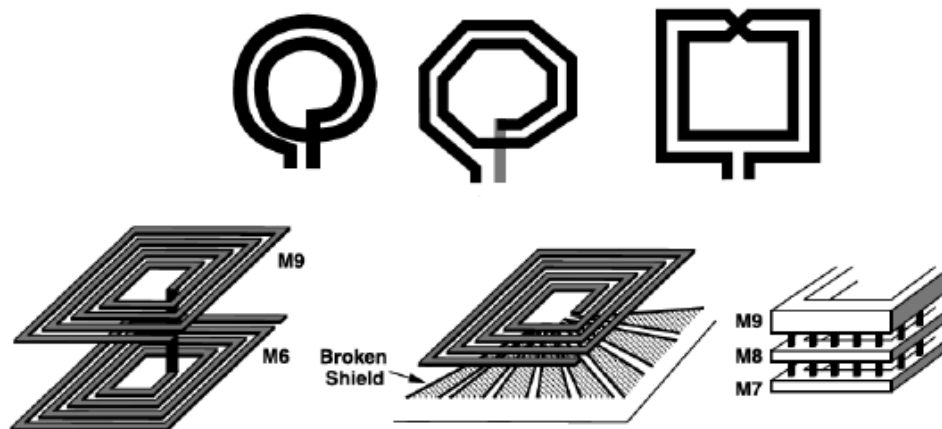


Figura 7 – Exemplos de geometrias de indutores. Fonte: (RAZAVI, 2011)

Por conta das suas dimensões micrométricas é de extrema importância observar os principais mecanismos de perdas e parasitas. O principal mecanismo de perda que não será possível desconsiderar é a resistência ôhmica do próprio metal, conforme Fig. (8). Uma maneira de minimizar essa influência é manter a $w \geq 5\mu m$ (RAZAVI, 2011). Outro ponto importante que devemos observar é o efeito de capacitâncias parasitas, conforme Fig. (9). Para minimizar o efeito entre trilhas iremos utilizar um espaçamento mínimo de $\frac{w}{3}$ e entre trilhas a substrato vamos desenvolver os indutores nas camadas, mais conhecidas como *layers* pelos desenvolvedores de *layout*, mais distantes do substrato, conforme observado pela Fig. (10), a combinação destas estratégias reduz em até 11 vezes o valor da capacitância distribuída (RAZAVI, 2011).

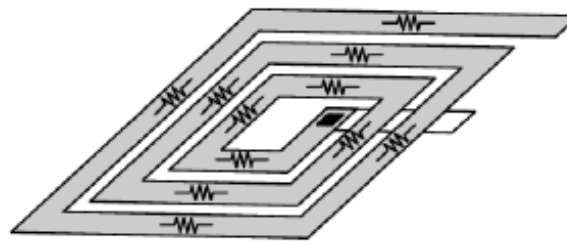


Figura 8 – Ilustração do mecanismo de perda por resistência série em um indutor. Fonte: (RAZAVI, 2011)

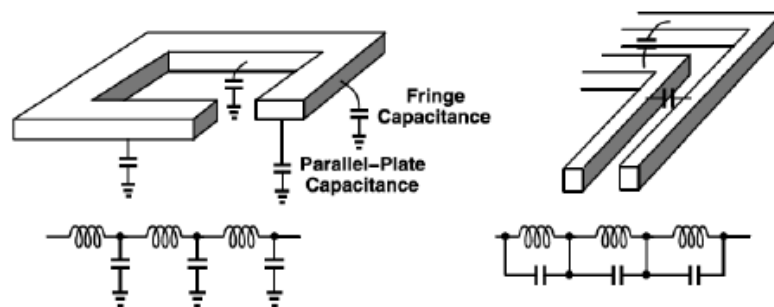


Figura 9 – Ilustração de capacitâncias parasitas em um indutor. Fonte: (RAZAVI, 2011)

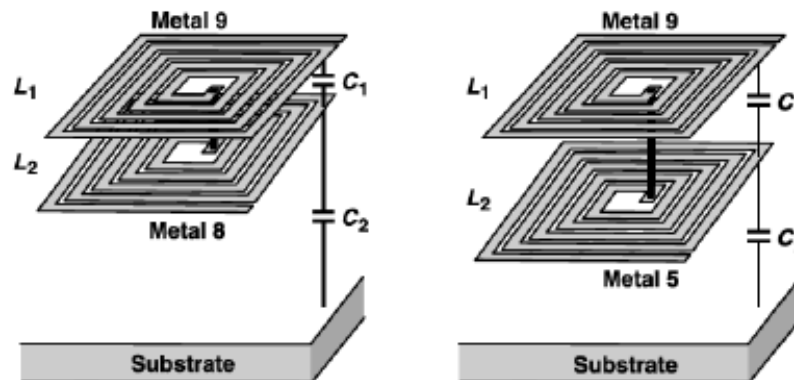


Figura 10 – Ilustração de capacitâncias parasitas entre indutor e subtrato. Fonte: (RAZAVI, 2011)

Com as estratégias para minimizar as perdas e efeitos parasitas, vamos lançar mão de um modelo do indutor com resistência em série, R_s , conforme Fig. 11, e o fator de qualidade, Q , será dado pela Eq. (3.1)

$$Q = \frac{\omega_0 L}{R_s} \tag{3.1}$$

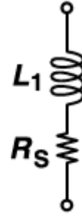


Figura 11 – Esquema elétrico do modelo utilizado de indutor. Fonte: (RAZAVI, 2011)

Para o cálculo da indutância vamos utilizar a Eq. 3.2, (RAZAVI, 2011) e (PONCHET, 2019b), onde os coeficientes α_n estão relacionados na Tab. (1) e dependem da geometria.

$$L = \frac{\mu_0 N^2 D_{avg} \alpha_1}{2} \left(\ln \frac{\alpha_2}{\rho} + \alpha_3 \rho + \alpha_4 \rho^2 \right) \quad (3.2)$$

Onde ρ , fator de ocupação, é dado pela Eq. 3.3 e D_{avg} , diâmetro médio, pela Eq. 3.4.

$$\rho = \frac{D_{out} - D_{in}}{D_{out} + D_{in}} \quad (3.3)$$

$$D_{avg} = \frac{D_{out} + D_{in}}{2} \quad (3.4)$$

Tabela 1 – Coeficientes da Eq. (3.2)

	α_1	α_2	α_3	α_4
Circular	1.00	2.46	0	0.2
Quadrada	1.27	2.07	0.18	0.13
Octagonal	1.07	2.29	0	0.19
Hexagonal	1.09	2.23	0	0.17

4 Metodologia

4.1 Projeto Téorico

O desenvolvimento teórico do projeto irá utilizar algumas informações obtidas através de simulações computacionais desenvolvidas no *software* ADS-Advanced Design System. Podemos segmentar as etapas de projetos por ponto bem definidos que por sua vez fornecem melhor segurança ao acompanhamento das atividades relacionadas. Como dito anteriormente a primeira grande etapa está relacionada a tecnologia dos componentes ativos utilizados. No caso, já foi definido o uso do *design kit* SG13G2 da IHP que disponibiliza transistores BJT e MOS. Como o objetivo da operação deste amplificador é um dispositivo móvel, iremos utilizar a tecnologia MOS para o desenvolvimento do amplificador, pelo fato de ter um menor consumo em relação ao BJT e atender de maneira satisfatória nesta faixa de frequência.

Definida a tecnologia iremos então realizar a caracterização dos transistores de forma unitária com o intuito de observar seu comportamento variando alguns dos parâmetros de operação, como corrente de coletor ou dreno, transcondutância, tensão de base-emissor ou porta-fonte. Como um dos principais pontos de observação é a figura de ruído, vamos observar seu comportamento com base nos parâmetros de polarização do transistor e localizar seu ponto de mínimo de figura de ruído, conforme Fig. 12.

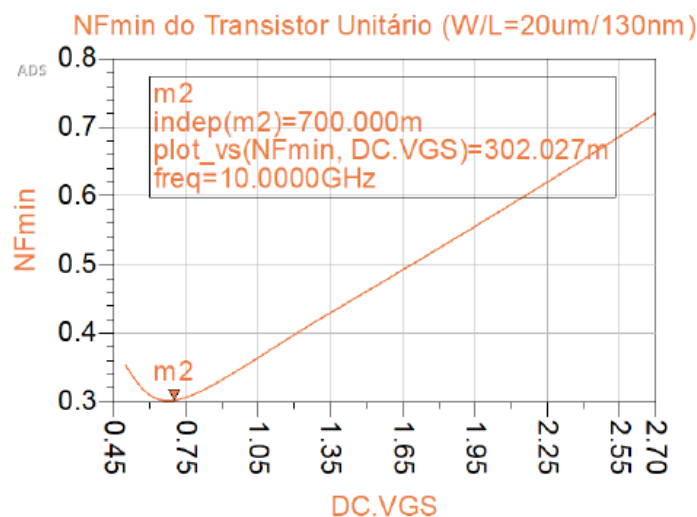


Figura 12 – Curva de NF pela tensão V_{GS} em um transistor MOS. Fonte: (PONCHET, 2019a)

Com a localização do menor valor da figura de ruído iremos observar os demais parâmetros afim de coletar as informações necessárias às outras etapas do projeto, tais como

capacitância entre terminais - C_{GS}/C_{GD} , transcondutância - g_m , frequência de transição - ω_T . Com os parâmetros anteriores em mãos e a topologia de trabalho definida, iremos então realizar o projeto eletrônico com base na teoria de análise de circuitos considerando as respectivas necessidades elétricas como casamento de impedâncias nas regiões de operação e compatibilidade dos parâmetros de espalhamento. Especificamente para os indutores, iremos lançar mão da teoria de projeto de componentes passivos em microeletrônica para projetá-los conforme as suas especificações de uso, fator de qualidade e valores nominais.

4.2 ADS - *Advanced Design System*

O software ADS - *Advanced Design System* é desenvolvido por uma divisão da empresa *Keysight* e oferece recursos de apoio para projeto de circuitos eletrônicos de radiofrequência. A aplicação em questão disponibiliza ferramentas de construção de esquemáticos e simulações dos mesmos com base nos parâmetros elétricos definidos em suas configurações, desenho da microeletrônica, verificação das regras de *design* - DRC com base no *design kit* escolhido, e simulação eletromagnética do desenho da microeletrônica.

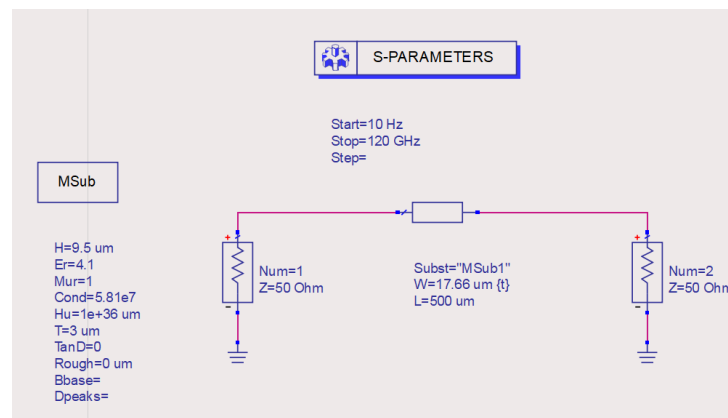
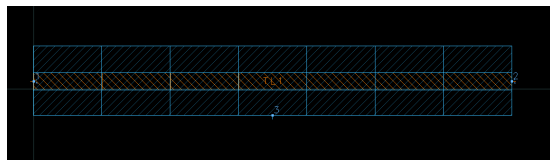
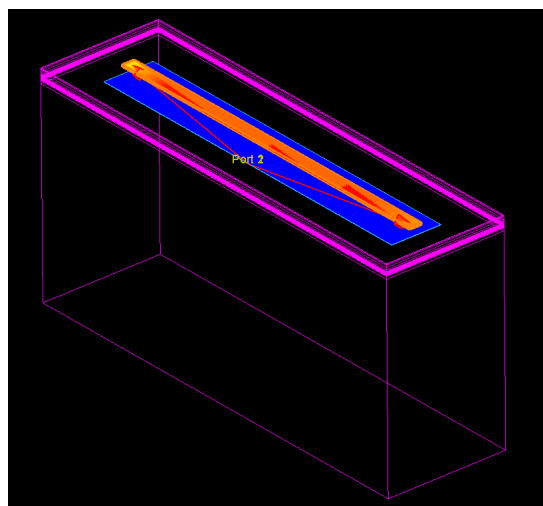


Figura 13 – Exemplo de Esquemático de uma *microstrip*. Fonte: Autor

Iremos elaborar os esquemáticos com base nas topologias utilizadas e com auxílio dos recursos de simulação verificar o funcionamento dentro das faixas de operação. Como em outros *softwares* de simulação temos disponíveis também no ADS os recursos de parametrização contínua dos componentes (*DC Parameter*), varredura de parâmetros de alimentação como tensão, corrente e frequência (*Parameter Sweep*), visualização dos dados em forma de tabelas, gráficos retangulares, polares e na carta de *Smith*. Outro recurso muito interessante do ADS é a ferramenta de sintonia (*tunning*) que auxilia nos possíveis ajustes finos a serem feitos no amplificador para atendimento dos requisitos de funcionamento.



(a) Layout da *microstrip* de exemplo, comprimento de $500\mu\text{m}$



(b) Respectiva simulação eletromagnética

Figura 14 – Layout e simulação eletromagnética. Fonte: Autor

Após validação na etapa de simulação o *software* disponibiliza a ferramenta de desenho da microeletrônica com base no *design kit*. Em nosso projeto iremos realizar os desenhos dos indutores utilizados e realizar as respectivas simulações eletromagnéticas com base na frequência de operação.

5 Projeto

Com base na metodologia definida anteriormente e os parâmetros que serão definidos abaixo, foi elaborado o projeto referente ao amplificador de baixo ruído *Dualband*. Tomando como referência a cadeia de recepção da Fig. 2, temos na Fig. 15 uma representação do LNA *Dualband* dentro da cadeia de recepção, onde a frequência de operação será selecionada pelo bloco "Seletor de Frequência" que fará as devidas ligações para correta operação.

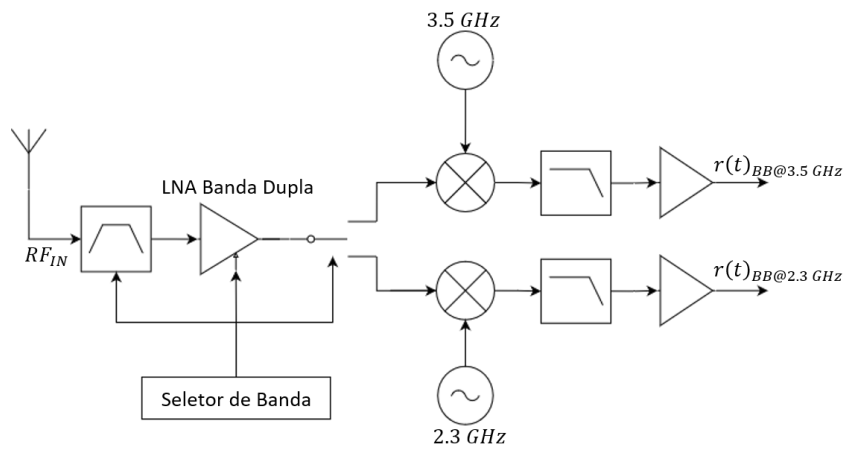


Figura 15 – Cadeia de recepção *Dualband*. Fonte: Autor

5.1 Parâmetros

Com base nas referências, (PONCHET, 2019a) e (RAZAVI, 2011), podemos utilizar como parâmetros no projeto do LNA *Dualband* os seguintes valores:

- Impedância de entrada - $Z_{IN} = 50\Omega$
- Impedância de saída - $Z_{OUT} = 50\Omega$
- Ganho na banda de transmissão - $S(2, 1) \geq 15dB$
- Casamento de entrada - $S(1, 1) \leq -10dB$
- Casamento de saída - $S(2, 2) \leq -10dB$
- Isolação entre saída e entrada - $S(1, 2) \leq -30dB$
- Figura de Ruído - $NF \leq 2dB$
- Ponto de Compressão de 1dB - $P_{1dB} \geq -15dBm$
- Ponto de Interceptação de 3ª ordem - $IP_3 \geq -10dBm$

5.2 Projeto

5.2.1 LNA com indutores ideais

O primeiro passo para elaboração do projeto foi realizar a caracterização do transistor NMOS unitário nas respectivas frequências de operação. A caracterização foi feita em ambiente de simulação no software ADS conforme esquemático da Fig. 16. A simulação foi feita com base no *design-kit* SG13G2 da IHP, individualmente nas frequências de $2.3GHz$ e $3.5GHz$ fazendo uma varredura na tensão entre porta e fonte, V_{GS} , entre $0.5V$ e $2.7V$ com intervalos de $5mV$.

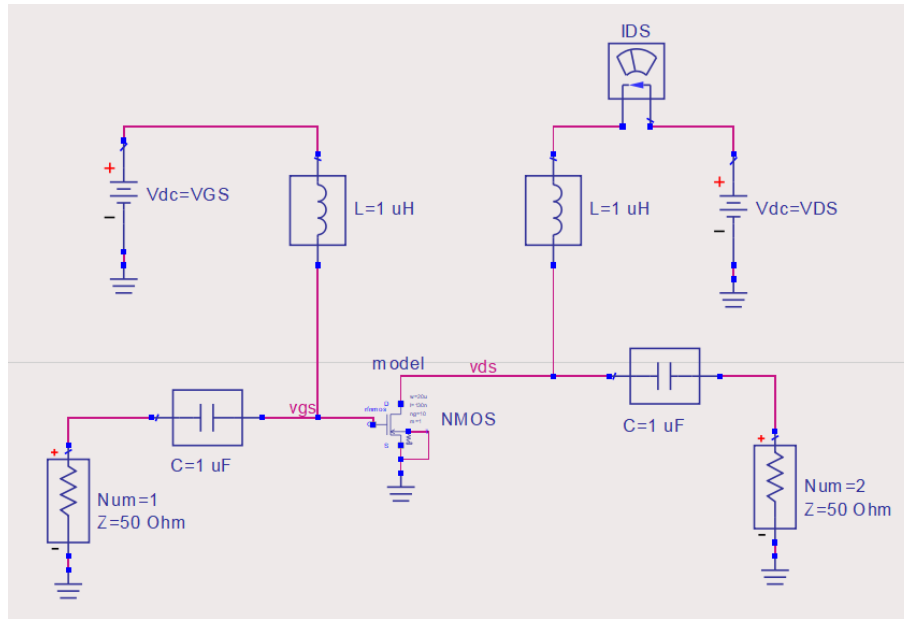


Figura 16 – Esquemático de caracterização do transistor NMOS . Fonte: AUTOR

O objetivo desta caracterização é definir o valor de V_{GS} tal que a figura de ruído, NF , do transistor unitário seja a mínima naquela frequência, como observado no gráfico da Fig. 17, o marcador m_1 referente a série de dados para $f = 3.5GHz$ com $V_{GS} = 685mV$ e $NF = 0.108dB$ e o marcador m_2 referente a série de dados para $f = 2.3GHz$ com $V_{GS} = 685mV$ e $NF = 0.072dB$. Os dados obtidos nesta condição estão na Tab. 2.

Tabela 2 – Caracterização transistor Unitário

$f_0[GHz]$	2.3	3.5
$V_{GS}@NF_{MIN}$	685mV	685mV
NF	0.072dB	0.108dB
g_m	13.78mS	13.78mS
I_D	2.646mA	2.646mA
$\alpha = \frac{g_m}{I_D}$	5.207	5.207
f_T	85.381GHz	85.381GHz

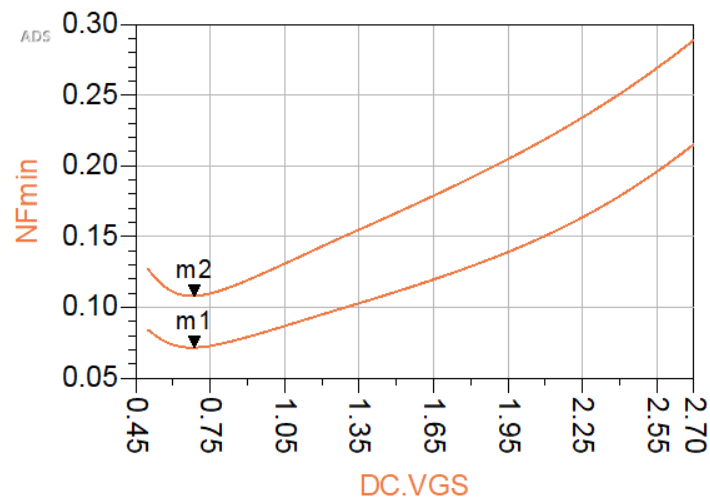


Figura 17 – Gráfico da curva NF *versus* V_{GS} , curva inferior(m_1) com $f = 2.3GHz$ e curva superior(m_2) com $f = 3.5GHz$. Fonte: AUTOR

A topologia que iremos utilizar é a de amplificador *cascode* fonte comum sem resistor de carga, a substituição do resistor de carga por um indutor possibilita um aumento no vão livre de tensão de operação. Conforme Fig. 18. A polarização dos transistores M_1 e M_2 será feita através de um espelho de corrente ligado ao amplificador pelo resistor R_{BIAS}

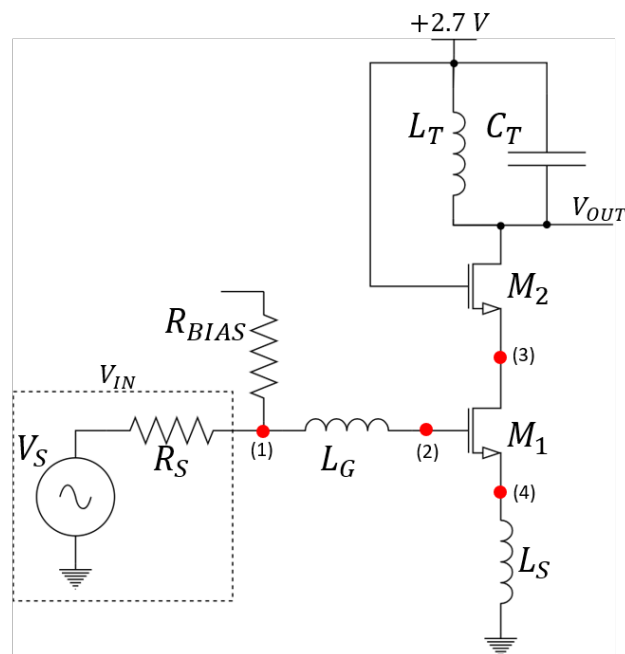


Figura 18 – Esquemático Inicial do amplificador de baixo ruído. Fonte: AUTOR

Primeiramente iremos estimar os valores iniciais de L_G e L_S com o auxílio de uma análise de pequenos sinais simplificada do transistor M_1 conforme representado na Fig. 19

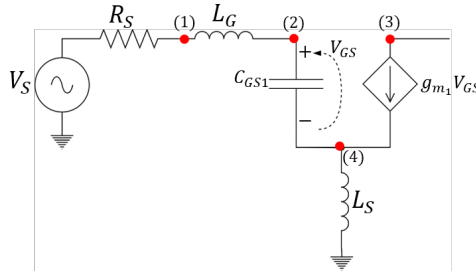


Figura 19 – Análise de pequenos sinais de M_1 . Fonte: AUTOR

Na malha composta pelos pontos (1), (2) e (4) temos a seguinte situação:

$$V_X - V_{L_G} - V_{C_{GS}} - V_{L_S} = 0 \quad (5.1)$$

Considerando V_X como uma fonte de teste no ponto (1) e I_X a corrente entre (1) e (4) e a corrente $I_D = g_{m_1} V_{GS}$ entre os pontos (3) e (4), temos que a Eq. 5.1

$$V_X - sL_G \times I_X - \frac{I_X}{sC_{GS}} - sL_S \times (I_X + g_{m_1} V_{GS}) = 0 \quad (5.2)$$

$$V_X - sL_G \times I_X - \frac{I_X}{sC_{GS}} - sL_S \times (I_X + g_{m_1} \frac{I_X}{sC_{GS}}) = 0 \quad (5.3)$$

Organizando a Eq. 5.3, temos que:

$$V_X = I_X (sL_G + \frac{1}{sC_{GS}} + sL_S + \frac{L_S g_{m_1}}{C_{GS}}) \quad (5.4)$$

Fazendo $\frac{V_X}{I_X}$ teremos uma estimativa inicial para a impedância de entrada definida anteriormente. Observando a Eq. 5.4, podemos observar que é composta por uma parte puramente real e outra em s , separando os termos temos que:

$$Z_{IN}(s) = \frac{V_X}{I_X} = \frac{L_S g_{m_1}}{C_{GS}} + [s(L_G + L_S) + \frac{1}{sC_{GS}}] \quad (5.5)$$

Para satisfazer a condição de máxima transferência de potência pela fonte V_X , em outras palavras, o casamento da impedância de entrada, temos que o termo real da Eq. 5.5 deve ser igual a R_S , conforme Eq. 5.6.

$$\frac{L_S g_{m_1}}{C_{GS}} = R_S \quad (5.6)$$

$$\omega_0(L_G + L_S) - \frac{1}{\omega_0 C_{GS}} = 0 \quad (5.7)$$

Em (RAZAVI, 2011) temos que a frequência de transição de um transistor, f_T , pode ser estimada por:

$$f_T = \frac{g_m}{2\pi C_{GS}} \quad (5.8)$$

Substituindo Eq. 5.8 em Eq. 5.6, temos que o indutor L_S pode ser estimado por:

$$L_S = \frac{R_S}{2\pi f_T} \quad (5.9)$$

A partir da Eq. 5.7 e da Eq. 5.9 obtida acima, podemos estimar o indutor L_G por:

$$L_G = \frac{1}{\omega_0^2 C_{GS}} - L_S \quad (5.10)$$

Para o valor de C_{GS} vamos usar uma estimativa considerando um circuito ressonante em ω_0 do tipo LC , de tal forma que a componente necessária para o casamento de entrada, R_S , será dada pelo fator de qualidade do indutor.

$$Q = \frac{\omega_0 L}{R_L} \quad (5.11)$$

$$X_L = QR_L \quad (5.12)$$

Considerando a soma total dos indutores $L = L_G + L_S$ e $R_L = R_S$. A condição de ressonância é dada por:

$$X_L = X_{C_{GS}} \quad (5.13)$$

$$QR_S = \frac{1}{\omega_0 C_{GS}} \quad (5.14)$$

Assim, o valor estimado de C_{GS} pela condição de ressonância é:

$$C_{GS} = \frac{1}{\omega_0 QR_S} \quad (5.15)$$

Considerando um fator de qualidade médio, obtido durante os experimentos de confecção de indutores na tecnologia IHP SG13G2, $Q = 4.5$ e os valores obtidos na Tab. 2 referentes a caracterização, temos que os valores iniciais dos indutores são:

- $f_0 = 2.3GHz$

$$\boxed{C_{GS} = 307.545fF} \quad (5.16)$$

$$\boxed{L_S = 93.204pH} \quad (5.17)$$

$$\boxed{L_G = 15.569nH} \quad (5.18)$$

- $f_0 = 3.5GHz$

$$\boxed{C_{GS} = 202.102fF} \quad (5.19)$$

$$\boxed{L_S = 93.204pH} \quad (5.20)$$

$$\boxed{L_G = 10.138nH} \quad (5.21)$$

Para finalizar o esquemático inicial, vamos calcular L_T e C_T referentes ao circuito tanque ressonante em ω_0 .

$$C_T = \frac{1}{\omega_0^2 L_T} \quad (5.22)$$

Fixando o valor de $L_T = 200pH$, temos que os valores de C_T para as respectivas frequências de operação são:

- $f = 2.3 \text{ GHz}$

$$\boxed{C_T = 23.941pF} \quad (5.23)$$

- $f = 3.5 \text{ GHz}$

$$\boxed{C_T = 10.339pF} \quad (5.24)$$

Com os parâmetros DC obtidos durante a caracterização, foi possível implementar um espelho de corrente, pelo valor de I_D da Tab. 2, responsável pela polarização dos transistores do amplificador. O número de transistores é determinado pelo coeficiente α da Tab. 2 e é inserido como parâmetro no NMOS do esquemático do ADS.

Substituindo os valores obtidos no esquemático da Fig. 18, desenvolvido no ambiente de simulação, e configurando a simulação para varredura em frequência de $10kHz$ a $10GHz$ foram obtidos os resultados mostrados na Fig.22 referente a $f = 2.3GHz$ e Fig. 23 referente a $f = 3.5GHz$. Na Tab. 3 temos um resumo dos valores obtidos.

Tabela 3 – Valores Iniciais dos Componentes

	$f = 2.3 \text{ GHz}$	$f = 3.5 \text{ GHz}$
L_G	15.569 nH	10.138 nH
L_S	93.204 pH	
L_T	200 pH	
C_T	23.941 pF	10.339 pF

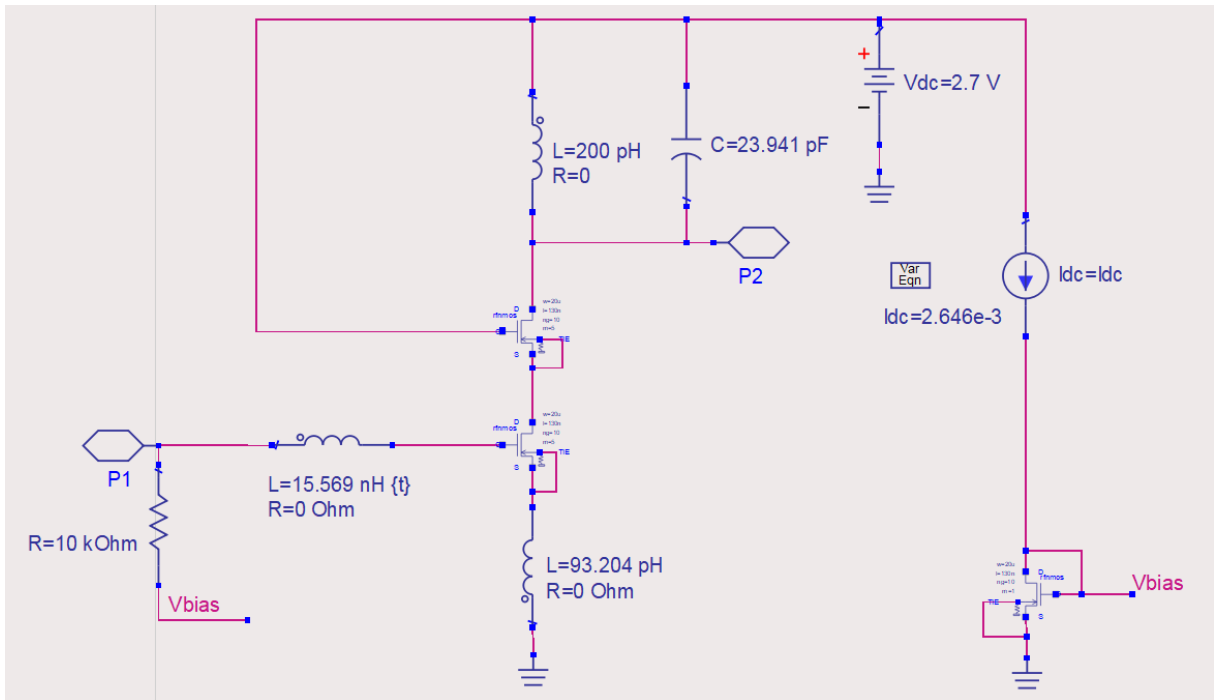


Figura 20 – Esquemático Inicial para $f = 2.3$ GHz

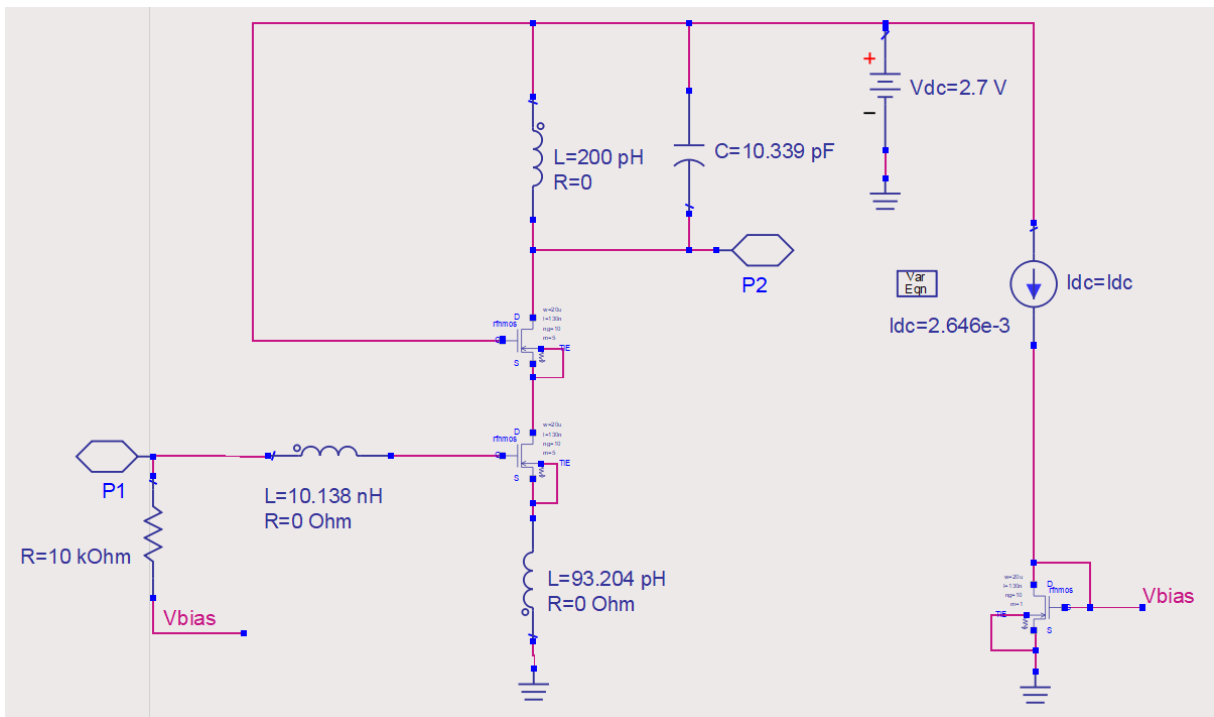
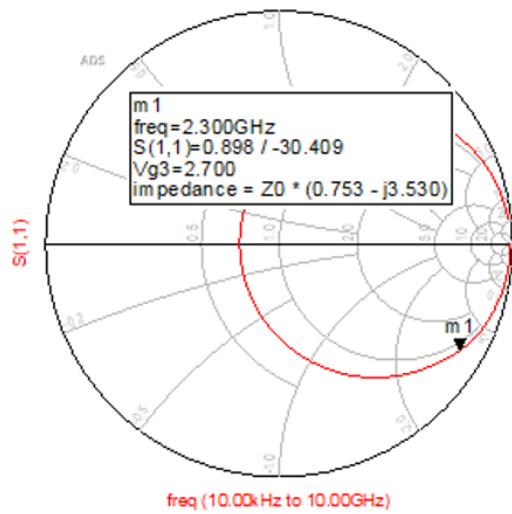
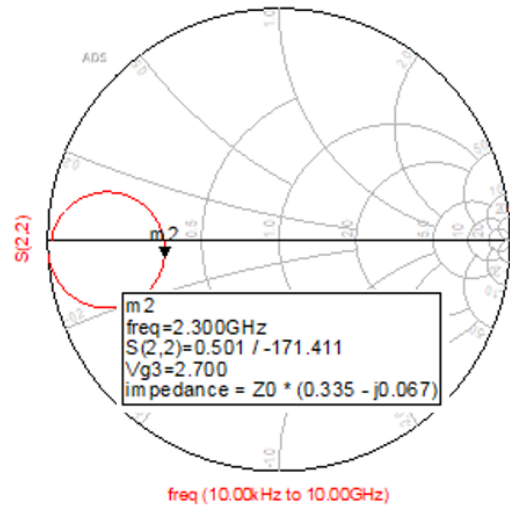


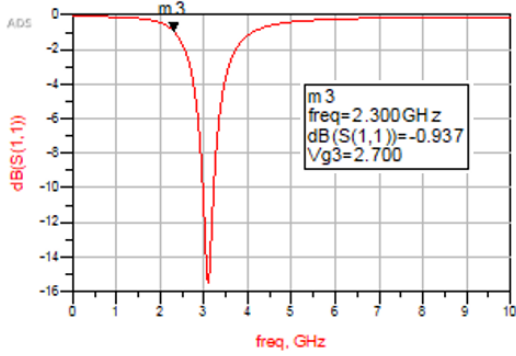
Figura 21 – Esquemático Inicial para $f = 3.5$ GHz



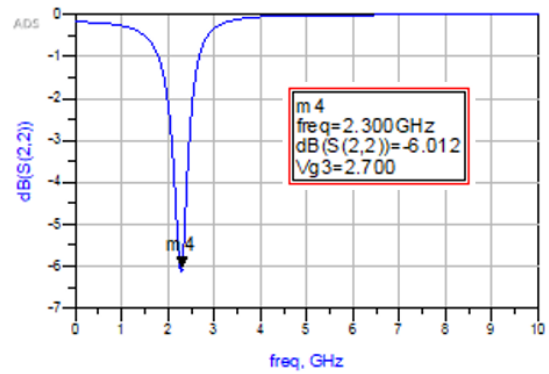
(a) S11 na carta de Smith



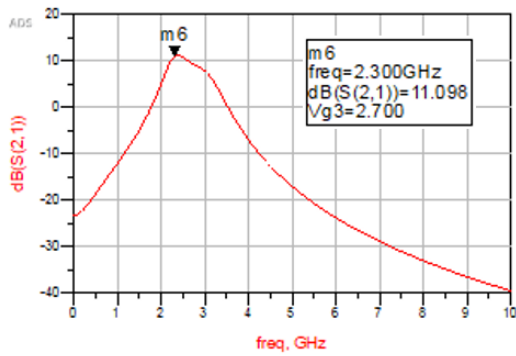
(b) S22 na carta de Smith



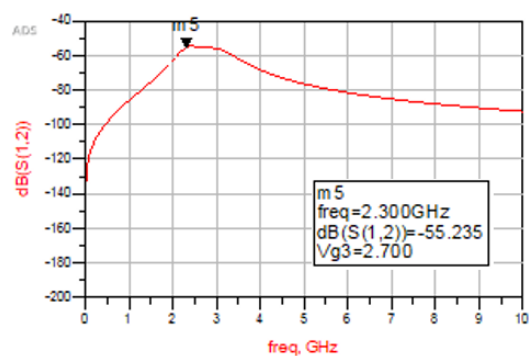
(c) S11 em dB



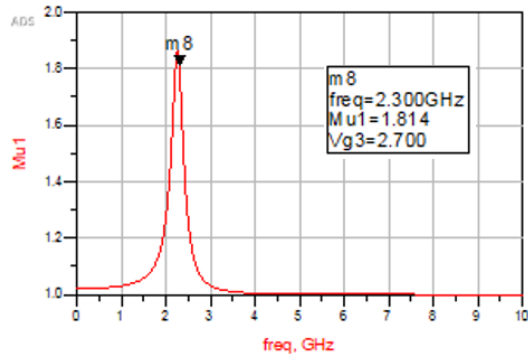
(d) S22 em dB



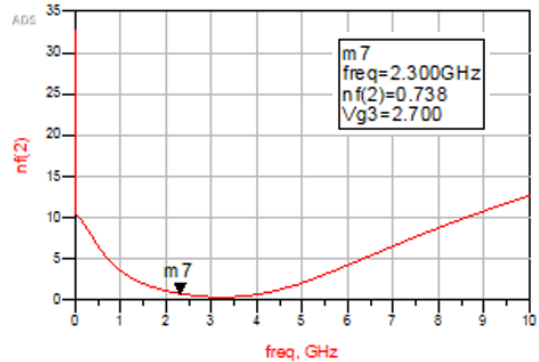
(e) S21 em dB



(f) S12 em dB

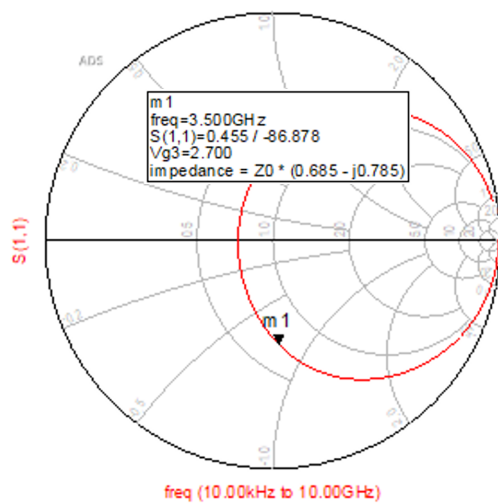


(g) Estabilidade

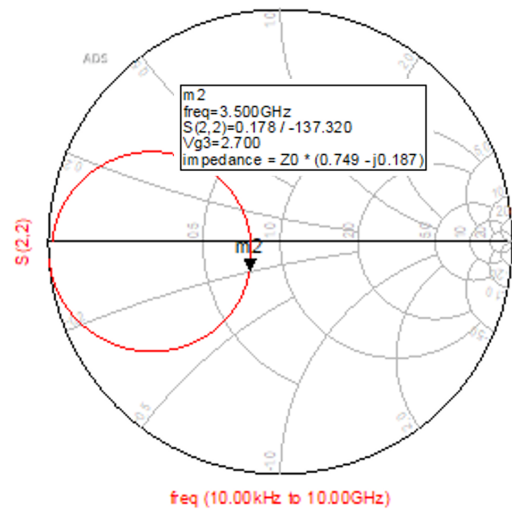


(h) Figura de Ruído

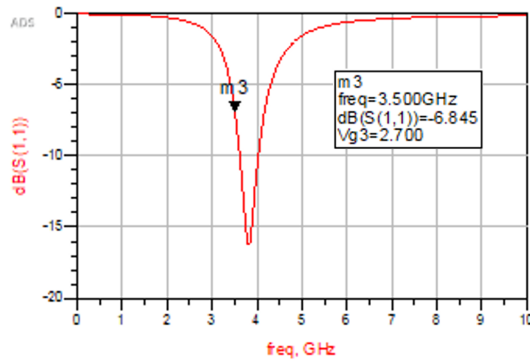
Figura 22 – Resultados Iniciais para $f = 2.3$ GHz. Fonte: Autor



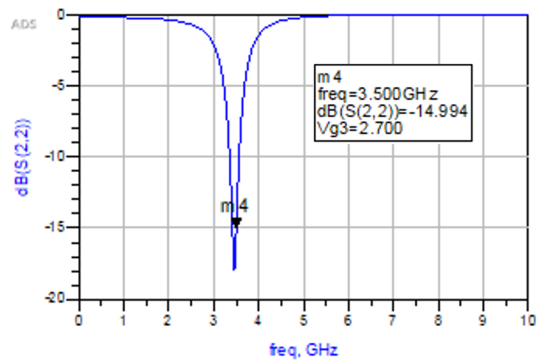
(a) S11 na carta de Smith



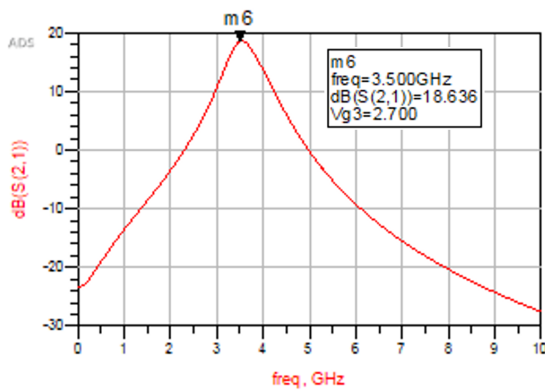
(b) S22 na carta de Smith



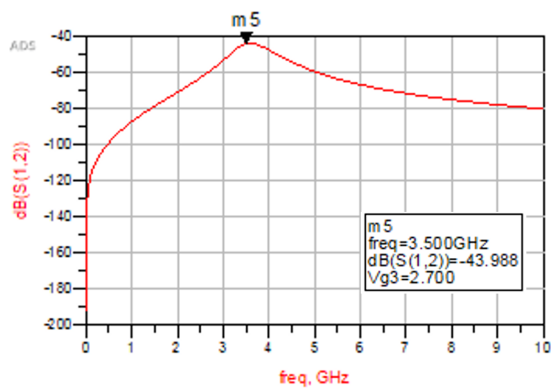
(c) S11 em dB



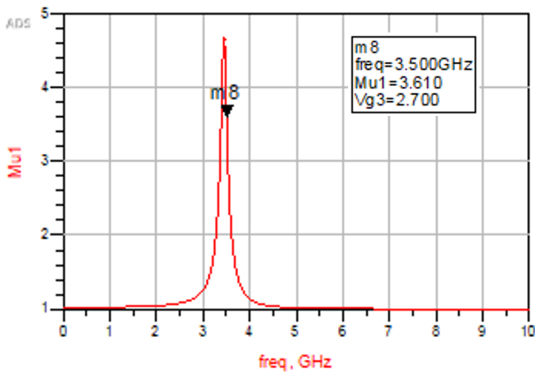
(d) S22 em dB



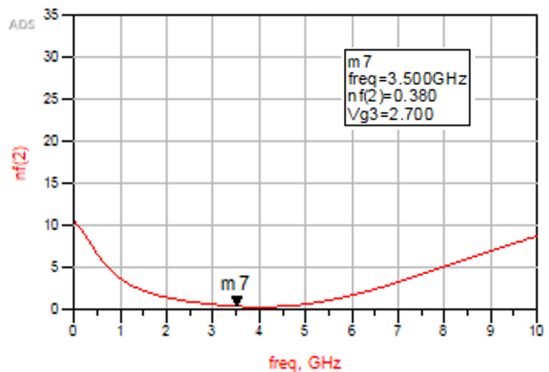
(e) S21 em dB



(f) S12 em dB



(g) Estabilidade



(h) Figura de Ruído

Figura 23 – Resultados Iniciais para $f = 3.5$ GHz. Fonte: Autor

Como podemos observar nas Fig. 22c e 23c existe um certo desvio na frequência de ressonância do casamento de entrada em ambas as frequências, desvio este que também pode ser observado nas Fig. 22h e 23h referentes a figura de ruído adicionada pelo amplificador, onde os valores mínimos estão fora das frequências de operação. Os valores obtidos para $S(1,1)$ foram de $-0.973dB$ para $f = 2.3GHz$ e $-6.845dB$ para $f = 3.5GHz$. A estabilidade, casamento de saída $S(2,2)$, ganho $S(2,1)$ e a isolamento entre saída e entrada $S(1,2)$ estão na frequência correta, mas nem todos atendem aos parâmetros estabelecidos na seção anterior.

Para realizar o primeiro ajuste dos amplificadores de forma individual, vamos utilizar o recurso de *Tunning* disponível no *Software* ADS. Através deste recurso, foi possível observar que o indutor L_G tem mais influência na casamento de entrada e assim foi utilizado para obter os resultados desejados. Para atingir os parâmetros no casamento de saída, vamos desenvolver uma malha de casamento entre a saída do amplificador com a carga Z_{OUT} . Para isto vamos utilizar como ferramenta a carta de Smith estabelecendo uma região de interesse onde $S(2,2) \leq -10dB$. Para determinar essa região vamos relacionar o valor de $S(2,2)$ em dB ao $|\Gamma|$ onde pode ser facilmente observado na carta de Smith.

$$S(2,2)_{dB} = 20\log\left(\frac{V_{OUT}}{V_R}\right) \quad (5.25)$$

Onde V_{OUT} é a tensão de saída do amplificador e V_R a tensão refletida pela carga ao amplificador. A partir deste ponto podemos relacionar esta razão entre as tensões com o coeficiente de reflexão.

$$|\Gamma| = \left|\frac{V_{OUT}}{V_R}\right| \quad (5.26)$$

Assim, substituindo Eq. 5.26 em Eq. 5.25, temos:

$$S(2,2)_{dB} = 20\log(|\Gamma|) \quad (5.27)$$

Reorganizando a Eq. 5.27 para isolar $|\Gamma|$, temos que:

$$|\Gamma| = 10^{\frac{S(2,2)_{dB}}{20}} \quad (5.28)$$

Com isto, substituindo $S(2,2)_{dB} = -10dB$ temos que:

$$|\Gamma| = 0.316 \quad (5.29)$$

A partir do valor obtido de $|\Gamma|$ podemos delimitar a região de interesse pelo centro da carta e o circuito, destacado nas Fig. 25 e Fig. 26 com círculo tracejado **vermelho**,

onde $|\Gamma|$ é constante. O casamento de saída pode ser feito de diversas formas com diversas topologias diferentes, por conveniência vamos adotar uma topologia comum em ambas as frequências para facilitar a unificação do amplificador em ambas as frequências. A topologia utilizada é um indutor em série, nos arcos azuis, em com a saída seguida de um capacitor em paralelo nos arcos verdes, conforme modelo da Fig. 24. Considerando um ponto ótimo em DP3 nas nas Fig. 25 e Fig. 26, onde $|\Gamma| \approx 0$, temos que os valores obtidos do indutor e capacitor citados acima:

- $f = 2.3GHz$:

$$L_{mat} = 1.9nH \text{ e } C_{mat} = 1.95pF$$

- $f = 3.5GHz$:

$$L_{mat} = 1.4nH \text{ e } C_{mat} = 0.5pF$$

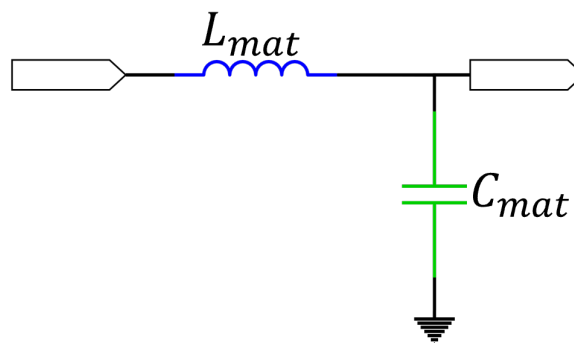


Figura 24 – Circuito de casamento de saída.(Fonte: Autor)

Tabela 4 – Valores Ajustados dos Componentes

	$f = 2.3 \text{ GHz}$	$f = 3.5 \text{ GHz}$
L_G	28 nH	12 nH
L_S	93.204 pH	
fL_T	200 pH	
C_T	23.1 pF	10.4 pF
L_{mat}	1.9 nH	1.4 nH
C_{mat}	1.95 pF	0.5 pF

Lançando mão do recurso de *tunning* do ADS e o casamento de saída desenvolvido acima, foi realizada uma nova simulação com os valores da Tab. 4 seguindo as configurações feitas nas simulações anteriores, e nas Fig. 27 e 28 temos o resultado obtido.

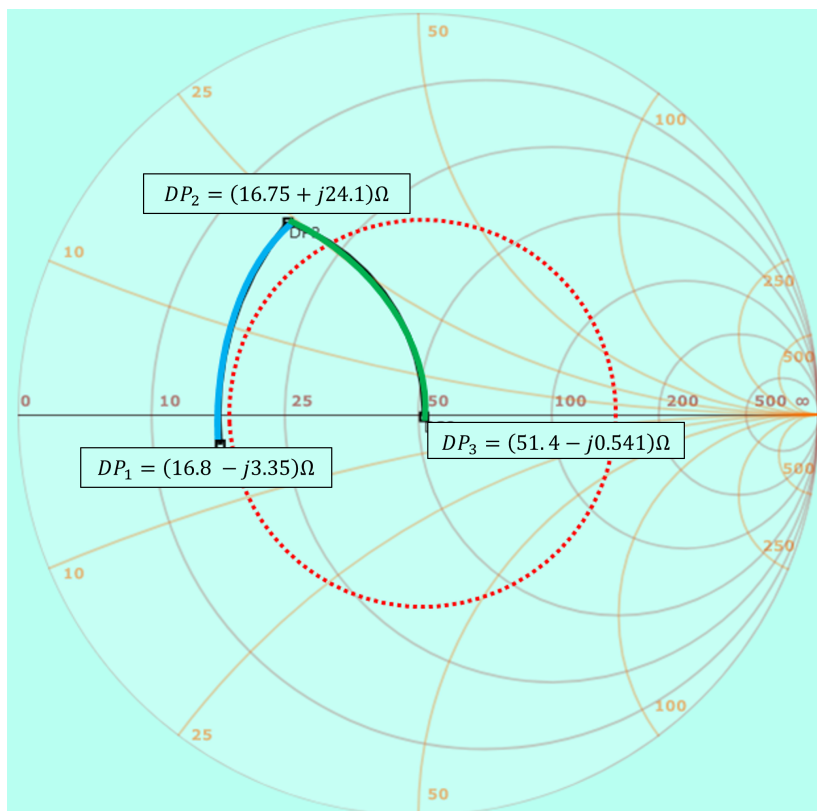


Figura 25 – Malha casamento de saída em $f = 2.3 \text{ GHz}$.(Fonte: Autor)

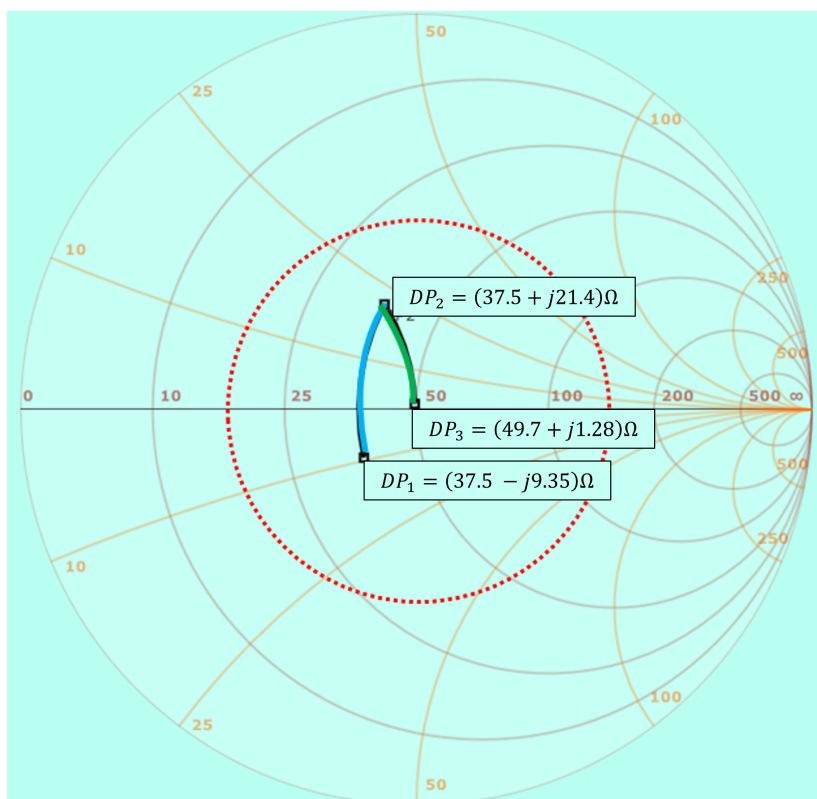
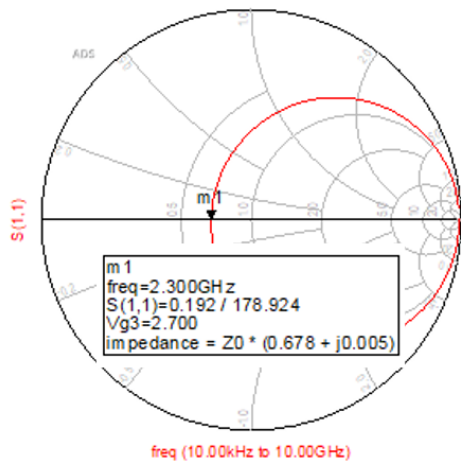
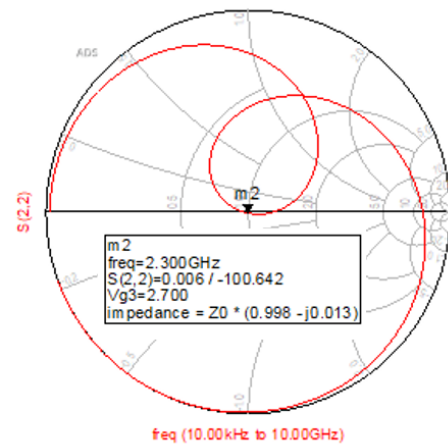


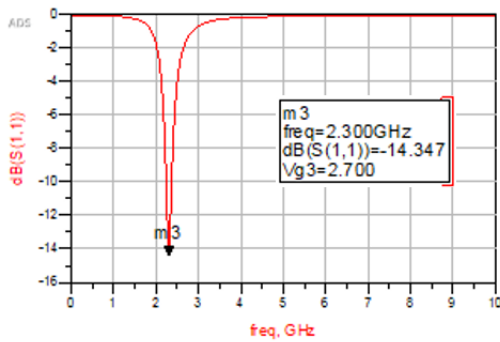
Figura 26 – Malha casamento de saída em $f = 3.5 \text{ GHz}$.(Fonte: Autor)



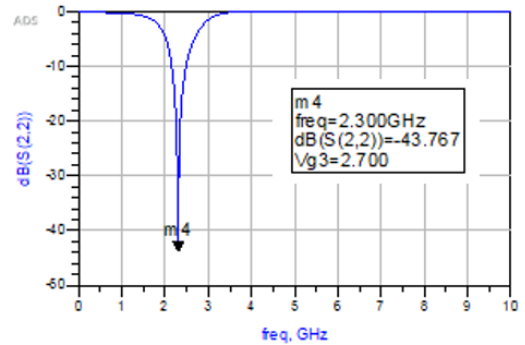
(a) S11 na carta de Smith



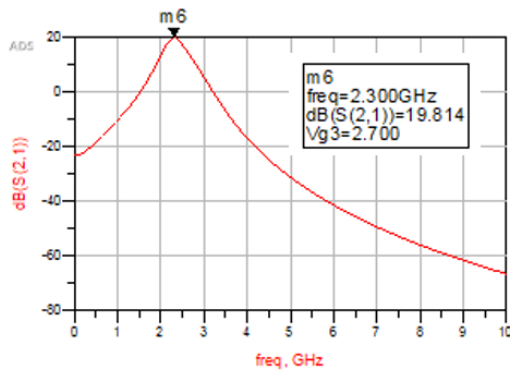
(b) S22 na carta de Smith



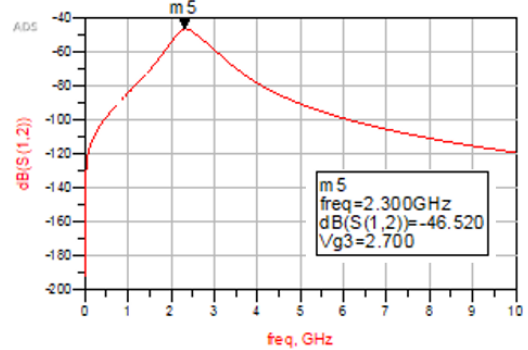
(c) S11 em dB



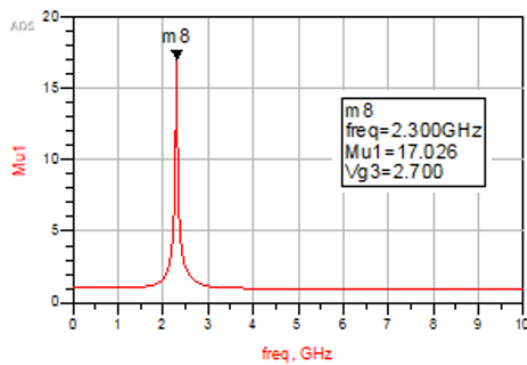
(d) S22 em dB



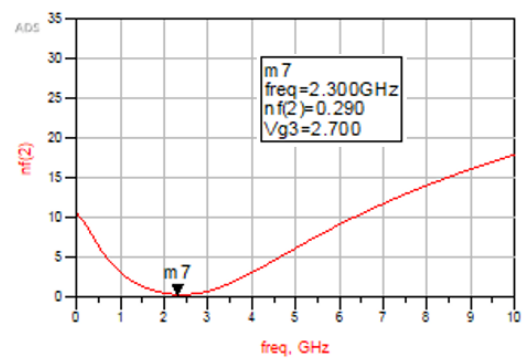
(e) S21 em dB



(f) S12 em dB

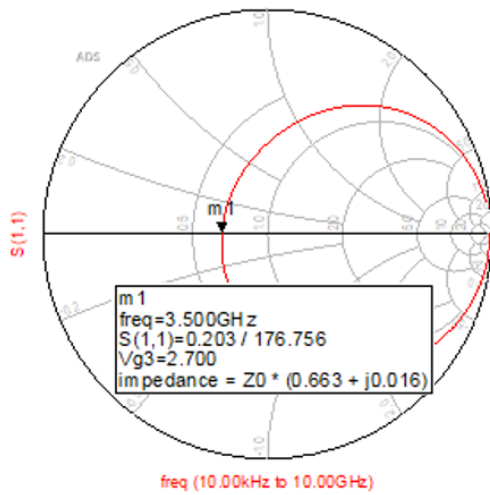


(g) Estabilidade

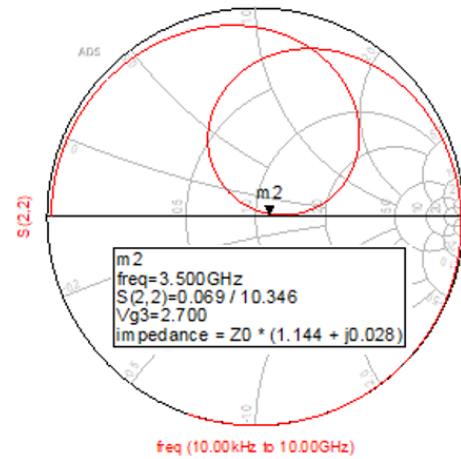


(h) Figura de Ruído

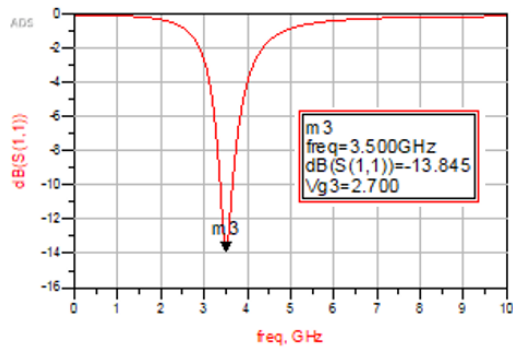
Figura 27 – Resultados com valores ajustados para $f = 2.3$. Fonte: Autor



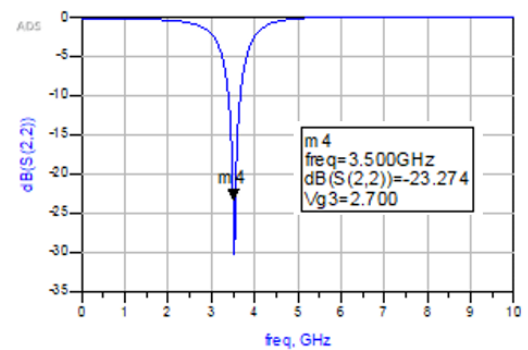
(a) S11 na carta de Smith



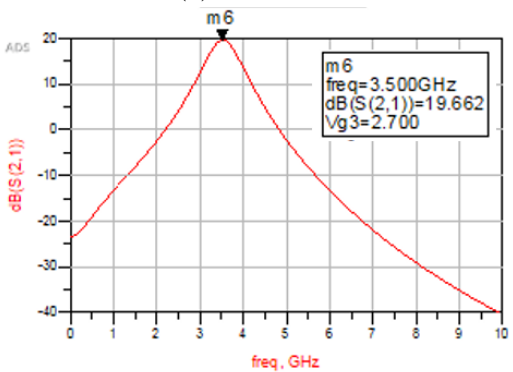
(b) S22 na carta de Smith



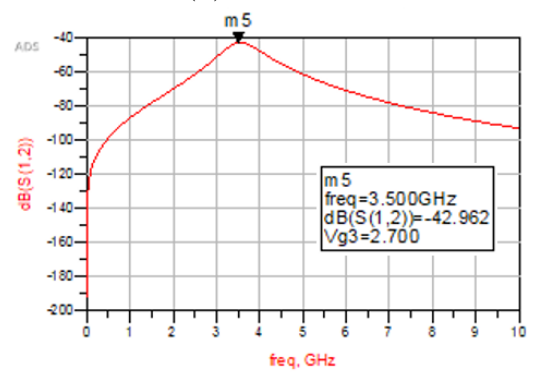
(c) S11 em dB



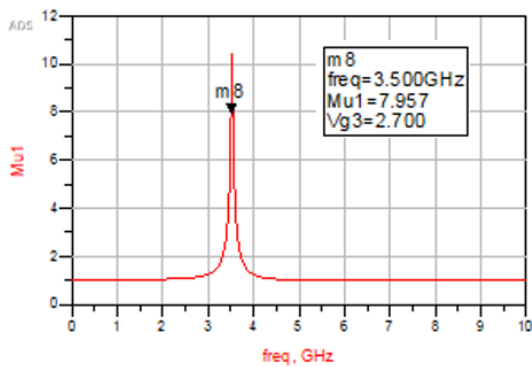
(d) S22 em dB



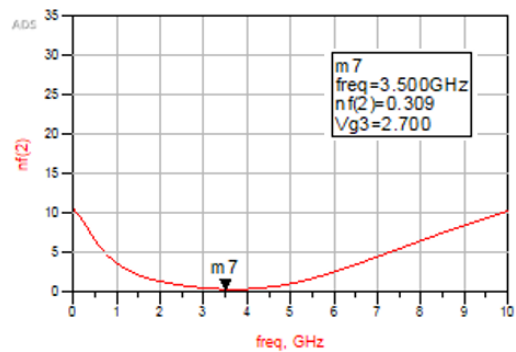
(e) S21 em dB



(f) S12 em dB



(g) Estabilidade



(h) Figura de Ruído

Figura 28 – Resultados com valores ajustados para $f = 3.5$. Fonte: Autor

Os ajustes feitos foram efetivos e possibilitaram que as configurações individuais de cada frequência atingissem os valores compatíveis com os parâmetros definidos anteriormente, podemos observar pela Fig. 27 e pela Fig. 28. Neste momento, iremos unificar as configurações acima obtidas para um único esquemático que pode ser parametrizável conforme a necessidade de operação. Para esta unificação teremos a premissa de maximizar a quantidade de componentes comuns em série e, onde não for possível manter comum, tentar instalar componentes em paralelo com V_{DD} ou GND. Esta estratégia de ligar componentes em paralelo foi baseada na estratégia utilizada por alguns fabricantes de circuitos integrados de rádio-frequência onde é possível configurar a frequência de operação ligando pinos de seleção ao V_{DD} e/ou GND. Este meio de configuração de frequência de operação é muito comum entre os fabricantes de circuito integrado para rádio-frequência, conforme exemplo da Fig. 29.

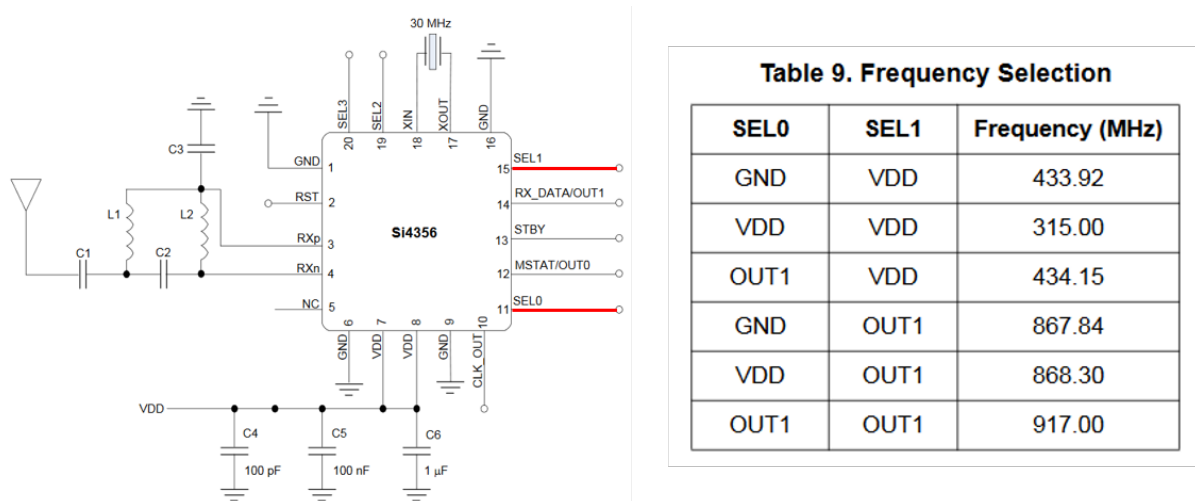


Figura 29 – Circuito Integrado Si4356 - Seleção da Frequência de Operação. Fonte: Silicon Labs, 2021

Lançando mão do recurso de *Tunning* do ADS e da premissa estabelecida acima, foi possível fixar um valor único de L_{mat} para ambas as frequências. Os capacitores de tanque, C_T , e de casamento de saída, C_{mat} , ficaram os valores obtidos na simulação anterior, de maneira que será fixado o de menor valor em ambos os componentes, e a diferença de capacitâncias será adicionada ligando outro capacitor em paralelo. O único componente cujo os valores obtidos anteriormente não puderam ser alterados foi o indutor L_G , durante os testes foi observado que é o principal componente do casamento de entrada e qualquer variação dos valores já estabelecidos provoca um desvio muito grande em S11, para configuração deste componente vamos utilizar uma chave controlada por tensão, onde irá comutar entre os indutores conforme uma tensão de controle, de maneira semelhante a tabela de configuração da Fig. 29. Com isto na Fig. 30 ilustra o esquemático para o amplificador *Dualband* com indutores ideais.

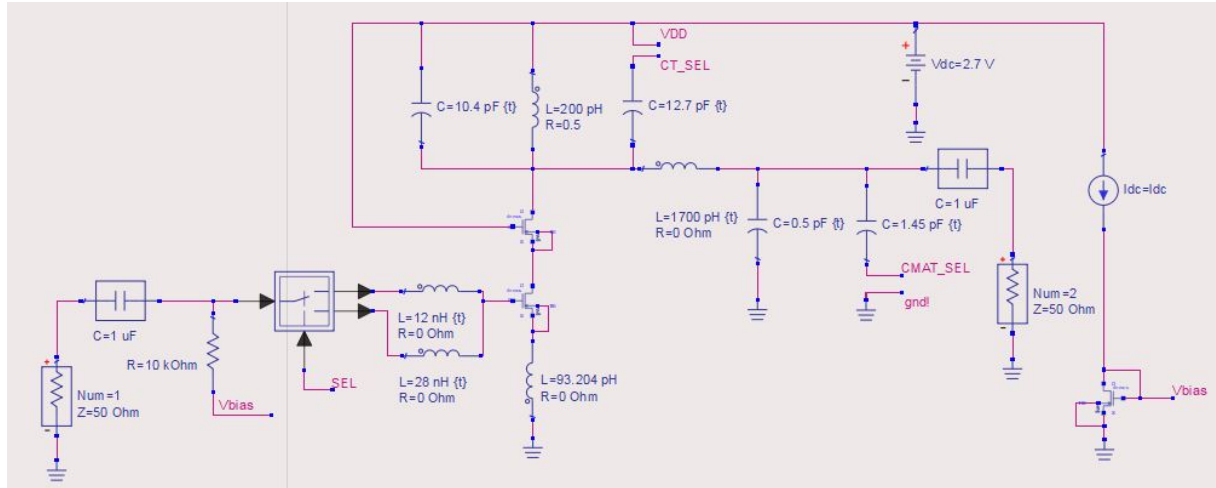


Figura 30 – Esquemático *Dualband* com indutores ideais

Tabela 5 – Valores dos Componentes

	Valores <i>Dualband</i>	
	$f = 2.3 \text{ GHz}$	$f = 3.5 \text{ GHz}$
L_G	28 nH	12 nH
L_S	93.204 pH	
L_T	200 pH	
C_T	(10.4 12.7) pF	10.4 pF
L_{mat}	1.7 nH	
C_{mat}	(0.5 1.45) pF	0.5 pF

Na Tab. 5 temos os valores obtidos para ambas as configurações, o símbolo || representa a ligação em paralelo das capacitâncias. Na Tab. 6 pode ser visto o esquema de ligação do esquemático da Fig. 30 conforme a seleção de frequência de operação.

Tabela 6 – Configuração de operação

	$f = 2.3 \text{ GHz}$	$f = 3.5 \text{ GHz}$
SEL	V_{DD}	GND
C_{T_SEL}	V_{DD}	Aberto
C_{mat_SEL}	GND	Aberto

5.2.2 Indutores

Com base na teoria vista anteriormente foi elaborado alguns algoritmos em *python* para auxiliar o projeto dos indutores. O algoritmo 1 a seguir foi utilizado para realizar o mapeamento dos possíveis valores obtidos de indutância para diferentes números de voltas com base na Eq. (3.2) para um indutor quadrado.

```

1 import math
2 import matplotlib.pyplot as plt

```

```

3 import numpy as np
4
5 c = {'Quadrada': [1.27,2.07,0.18,0.13],
6      'Hexagonal': [1.09,2.23,0,0.17],
7      'Octogonal': [1.07,2.29,0,0.19],
8      'Circular': [1.00,2.46,0,0.2]}
9 def L(din,dout,n,c):
10     u_0 = 4*math.pi*10e-8
11     dmed = (din+dout)/2
12     rho = (dout-din)/(dout+din)
13     return (u_0*n**2*dmed*c[0])*(math.log(c[1]/rho)+c[2]*rho+c[3]*rho
14         **2)/2
15 def float_list(st,end,step):
16     out = []
17     value = st
18     while value<=end:
19         out.append(value)
20         value += step
21     return out
22
23 n_v=[1,2,3,4]
24 din = float_list(20e-6,55e-6,5e-6)
25 Lcalc = [[]]*len(din)
26 plt.figure(figsize=(15, 20))
27 for k in range(len(din)):
28     plt.subplot(4,2,1+k)
29     dout = float_list(din[k]+5e-6,120e-6,1e-6)
30     dout_um = list(np.array(dout)*1e6)
31
32     Lcalc[k]=[[]]*len(dout)*len(n_v)
33     for l in range(len(n_v)):
34         for i in range(len(dout)):
35             Lcalc[k][l][i] = L(din[k],dout[i],n_v[l],c['Quadrada'])*1e9
36             plt.plot(dout_um,Lcalc[k][l],label=f'N = {n_v[l]}')
37     plt.legend()
38     plt.tick_params(labelsize=16)
39     plt.xlabel(r'$D_{OUT}[\mu m]$')
40     plt.ylabel(r'$L[nH]$')
41     tit = r'$D_{IN} = \mu m$'
42
43     plt.title('$D_{IN} = $'+ str(int(din[k]*1e6))+ ' $\mu m$')
44 plt.tight_layout(pad=3.0)
45 plt.show()

```

Algoritmo 1 – Algoritmo de Varredura em D_{OUT}

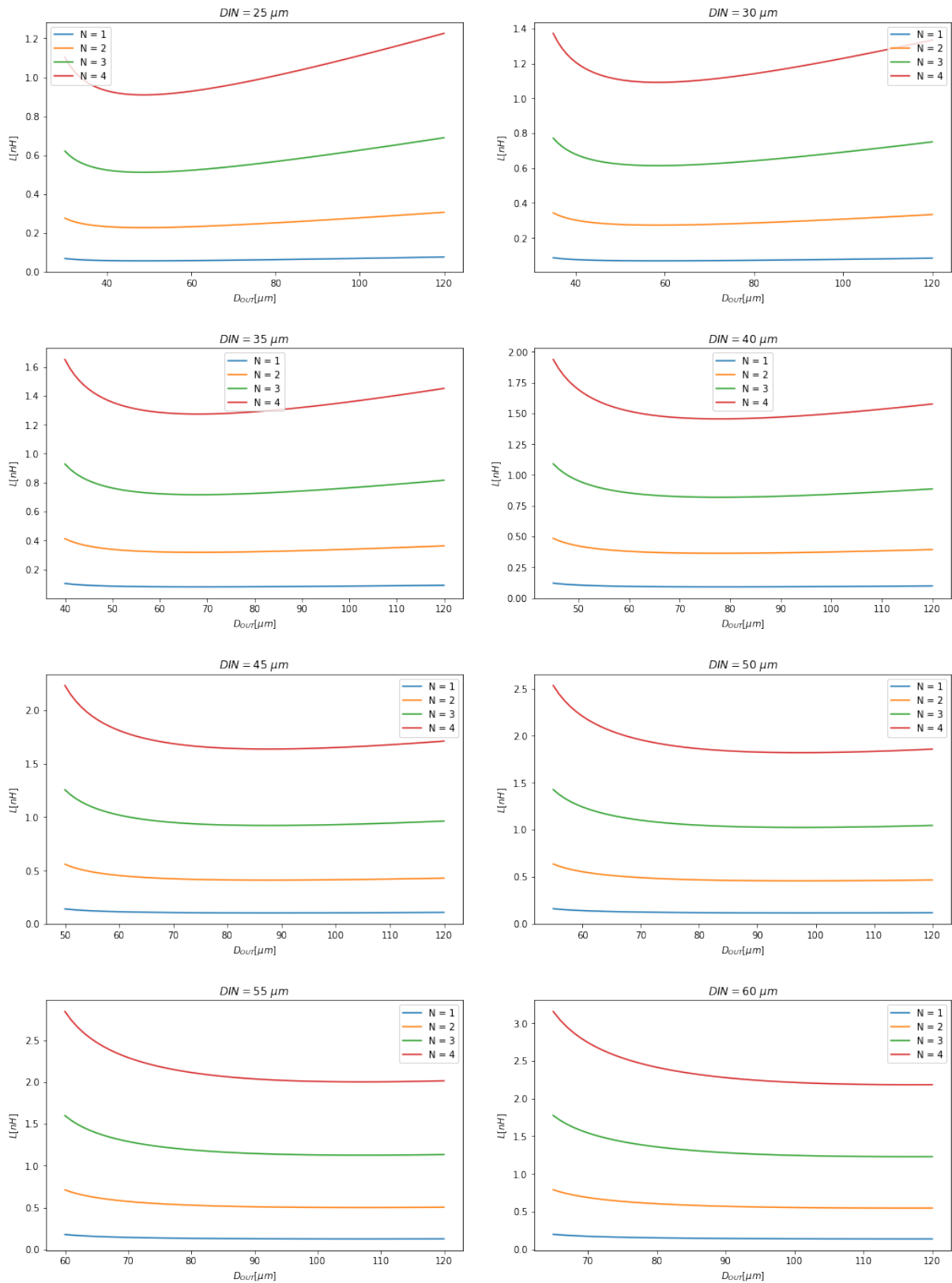


Figura 31 – Mapeamento dos valores de indutância para geometria Quadrada. Fonte: Autor

Iremos desenvolver somente os indutores de menor grandeza, L_{mat} , L_S e L_T , pelo fato de indutores de valores maiores terem uma área muito grande e pelo elevado número

de voltas uma resistência série maior comprometendo o fator de qualidade. Observando os valores obtidos na Fig. (31) e os valores de indutância de interesse, já é possível obter o número de voltas necessário. Implementamos um outro algoritmo de varredura 2 fixando o valor do número de voltas conforme o valor de interesse e varrendo pelos possíveis valores de D_{IN} e D_{OUT} .

```

1 import math
2 import matplotlib.pyplot as plt
3 import numpy as np
4
5 def plot_n(n,Lmat):
6     c = {'Quadrada': [1.27,2.07,0.18,0.13],
7         'Hexagonal': [1.09,2.23,0,0.17],
8         'Octogonal': [1.07,2.29,0,0.19],
9         'Circular': [1.00,2.46,0,0.2]}
10    def L(din,dout,n,c):
11        u_0 = 4*math.pi*10e-8
12        dmed = (din+dout)/2
13        rho = (dout-din)/(dout+din)
14        return (u_0*n**2*dmed*c[0])*(math.log(c[1]/rho)+c[2]*rho+c[3]*
15        rho**2)/2
16
17    def float_list(st,end,step):
18        out = []
19        value = st
20        while value<=end:
21            out.append(value)
22            value += step
23        return out
24
25    if Lmat < 1e-9:
26        scale = 1e12
27        str_scale = r'$[pH]$',
28    else:
29        scale = 1e9
30        str_scale = r'$[nH]$',
31
32    plt.figure(figsize=(8, 5))
33    din = float_list(20e-6,60e-6,5e-6)
34    for l in range(len(din)):
35        dout = float_list(din[l]+5e-6,120e-6,1e-6)
36        dout_um = list(np.array(dout)*1e6)
37        Lcalc=[0]*len(dout)
38        for i in range(len(dout)):
39            Lcalc[i] = L(din[l],dout[i],n,c['Quadrada'])*scale
40        plt.plot(dout_um,Lcalc,label=r'$D_{IN} = $'+f'{int(din[l]*1e6)}'+
41        +r'$\mu m$')

```

```

40 plt.plot(np.array([0,120]),np.array([Lmat*scale,Lmat*scale]), 'r:',
41          linewidth=2.5
42          , label=r'$L = $'+f'{Lmat*scale}'+str_scale)
43 plt.legend()
44 plt.tick_params(labelsize=16)
45 plt.xlabel(r'$D_{OUT}[\mu m]$',)
46 plt.ylabel(r'$L$'+str_scale)
47 tit = r'$D_{IN} = \mu m$'
48 plt.tight_layout(pad=3.0)
49 plt.show()
50 plot_n(1,93.204e-12)
51 plot_n(2,200e-12)
52 plot_n(4.25,1700e-12)

```

Algoritmo 2 – Algoritmo de Varredura em D_{OUT} com N fixo

Implementamos o algoritmo iterativo 3 baseado no método da bisseção para obter o valor de D_{OUT} conforme os seguintes parâmetros, N - número de voltas, D_{IN} - Diâmetro interno, $D_{OUT,min}$ e $D_{OUT,max}$ estabelecendo um intervalo de valores de D_{OUT} . Este intervalo de valores iremos obter a partir do algoritmo 2 observando a região que o valor de indutância, L , desejada.

```

1 import math
2 import matplotlib.pyplot as plt
3 import numpy as np
4
5 class indutor(object):
6     def __init__(self,n,din,L):
7         self.c = {'Quadrada': [1.27,2.07,0.18,0.13],
8                    'Hexagonal': [1.09,2.23,0,0.17],
9                    'Octogonal': [1.07,2.29,0,0.19],
10                   'Circular': [1.00,2.46,0,0.2]}
11         self.L_MAT = L
12         self.din = din
13         self.n = n
14
15     def L(self,din,dout,n,c):
16         """Calcula a indutancia com base em din, dout, nVoltas e C"""
17         u_0 = 4*math.pi*10e-8
18         dmed = (din+dout)/2
19         rho = (dout-din)/(dout+din)
20         return (u_0*n**2*dmed*c[0])*(math.log(c[1]/rho)+c[2]*rho+c[3]*
21         rho**2)/2
22
23     def fun_1(self,x):
24         """Retorna o valor da funcao para x."""
25         return self.L(self.din,x,self.n,self.c['Quadrada'])-self.L_MAT

```

```

25
26     def prod_f(self, f, inf, sup):
27         """funcao que calcula o produto de f(x) para os valores inf e
28         sup
29         e retorna True caso  $f(\text{inf}) * f(\text{sup}) \leq 0$  e False  $f(\text{inf}) * f(\text{sup}) > 0$  .
30         """
31         prod = f(inf)*f(sup)
32         if prod > 0:
33             return False
34         else:
35             return True
36
37     def bissecao(self, funcao, inf, sup):
38         """Realiza o metodo da bissecao para a funcao acima."""
39         #define um valor inicial para tolerancia calculada
40         tol = abs(sup-inf)/2
41         data_inf = []
42         data_sup = []
43         data_tol = []
44         while tol > 1e-7:
45             tol = abs(sup-inf)/2
46             data_inf.append(inf)
47             data_sup.append(sup)
48             data_tol.append(tol)
49             x_med = (inf+sup)/2
50             if self.prod_f(funcao, x_med, sup):
51                 inf = x_med
52             elif self.prod_f(funcao, inf, x_med):
53                 sup = x_med
54
55             #print(f'inf: {inf} sup: {sup} med: {x_med}')
56         i = list(range(0, len(data_inf)))
57
58         plt.figure(figsize=(12, 10))
59         plt.title('Limites')
60         plt.plot(i, data_inf, marker='o', color = 'r', label="Limite
61         inferior")
62         plt.legend()
63         plt.xlabel('Iteracoes')
64         plt.ylabel(r'$D_{OUT}$')
65         plt.suptitle(r'$D_{OUT}: $'+ '[] , {}' '.format(int(data_inf[0]*1
66         e6), int(data_sup[0]*1e6))
67                 + r'$D_{OUT}: $'+ '{}' '.format(int(x_med*1e6))+ '$ \mu
68         m$', fontsize=16)
69         plt.show()
70         return x_med
71
72     """Definir os parametros n, din, Lmat"""

```



```

67 calc = indutor(n,din,Lmat)
68 dout = calc.bissecao(calc.fun_1,dout_min,dout_max)

```

Algoritmo 3 – Algoritmo Iterativo de Bisseção para obter D_{OUT}

5.2.2.1 $L_{mat} = 1.7nH$

Observando a Fig. 31, temos que para esta faixa de valores teremos que implementar um indutor com 4 voltas, $N = 4$. Com auxílio do algoritmo 2 temos que $D_{IN} = 40\mu m$, $D_{OUT,min} = 80\mu m$ e $D_{OUT,max} = 120\mu m$ conforme Fig. 32. Executando o algoritmo 3, temos o resultado na Fig. (33).

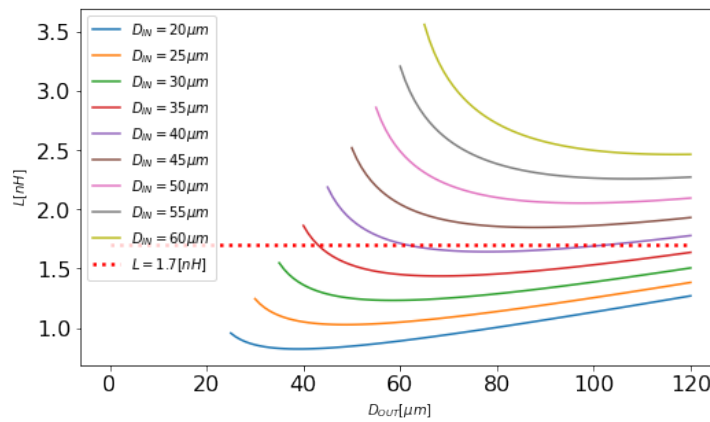


Figura 32 – Cálculo de D_{OUT} do indutor L_{MAT} para geometria Quadrada. Fonte: Autor

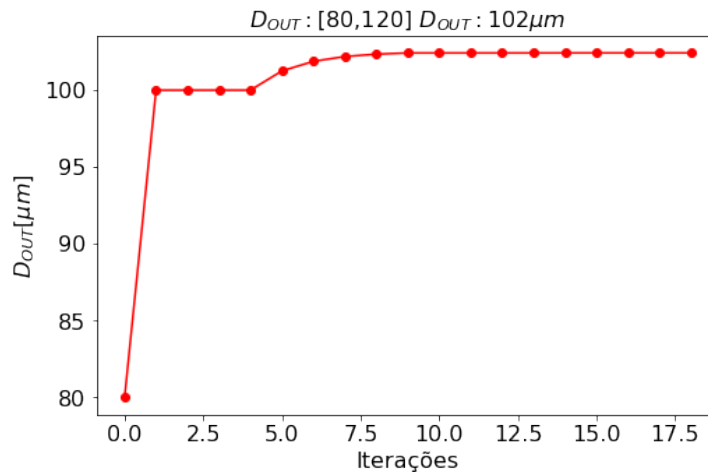


Figura 33 – Cálculo de D_{OUT} do indutor L_{MAT} para geometria Quadrada. Fonte: Autor

Com base no valor de D_{OUT} obtido acima foi desenvolvido o *layout* da Fig. (34) considerando $w \approx 5\mu m$ e $s \leq \frac{w}{3}$. Com este *layout* foi feita a simulação de varredura de frequência entre 1GHz e 10GHz para obter os valores de impedância em cada frequência, e nas Fig. (35), Fig. (36) e Fig. (37).

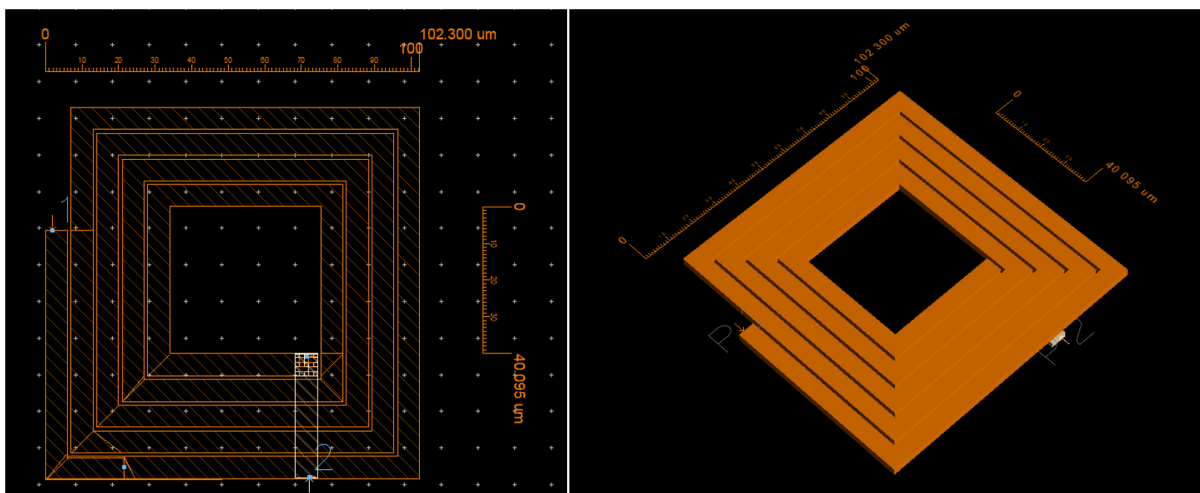


Figura 34 – Layout Indutor $L_{MAT} = 1.7nH$. Fonte: Autor

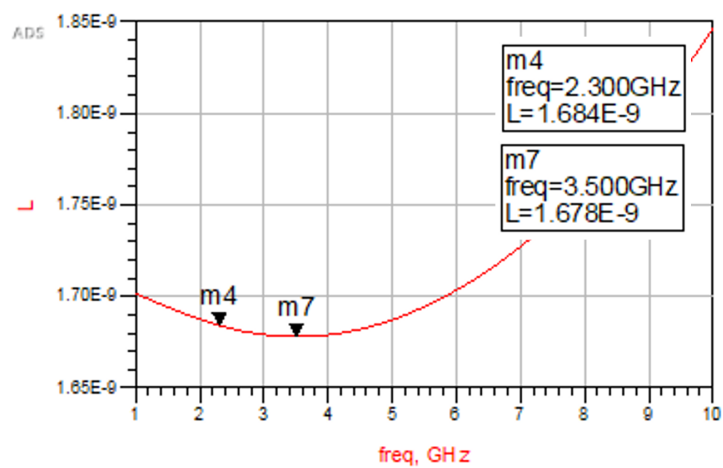


Figura 35 – Indutância

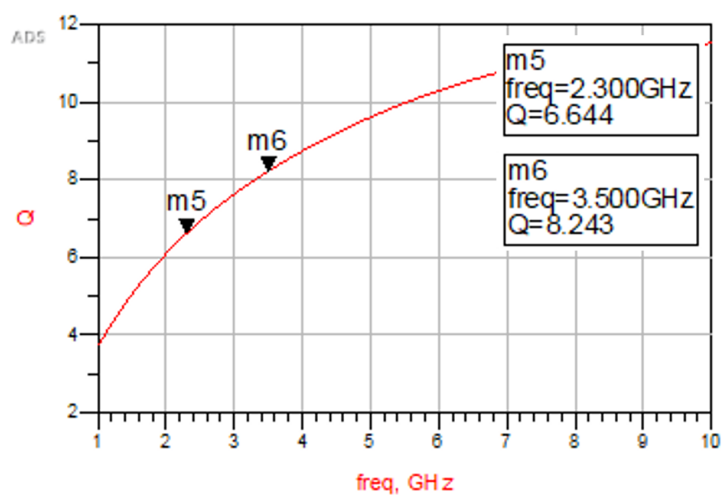


Figura 36 – Fator de Qualidade

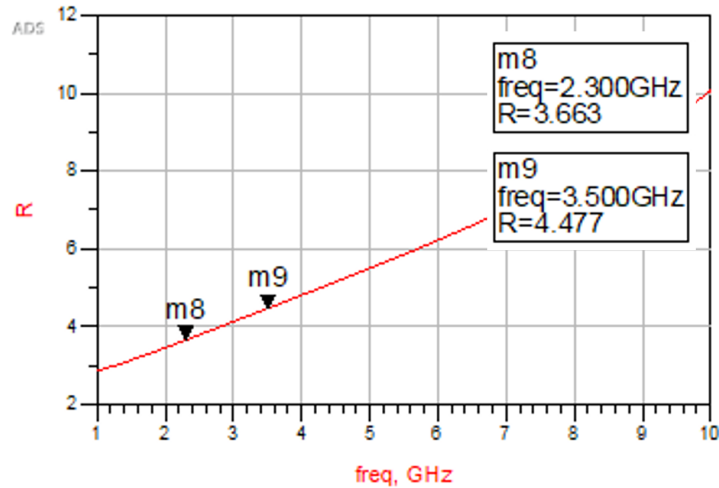


Figura 37 – Resistência Série

5.2.2.2 $L_S = 93.204pH$

Novamente observando a Fig. 31, temos que para esta faixa de valores teremos que implementar um indutor com 1 volta, $N = 1$. Com auxílio do algoritmo 2 temos que $D_{IN} = 40\mu m$, $D_{OUT,min} = 80\mu m$ e $D_{OUT,max} = 120\mu m$ conforme Fig. 38. Executando o algoritmo 3, temos o resultado na Fig. 33.

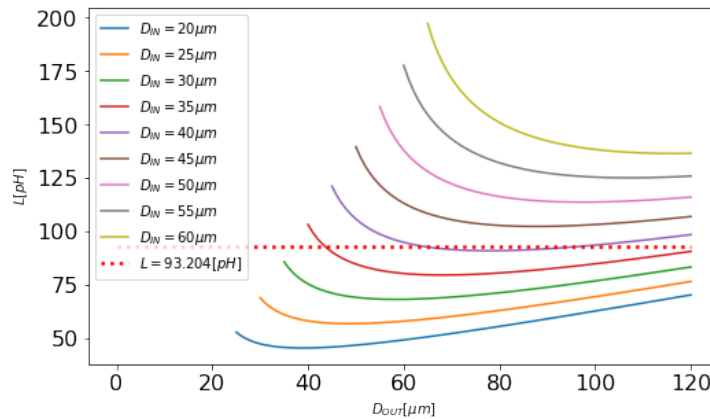


Figura 38 – Varredura em D_{OUT} do indutor L_S para geometria Quadrada. Fonte: Autor

Para este indutor iremos utilizar o $D_{IN} = 40\mu m$ com 1 volta, $N = 1$, $D_{OUT,min} = 80\mu m$ e $D_{OUT,max} = 120\mu m$. Executando o algoritmo acima, temos o resultado na Fig. (39).

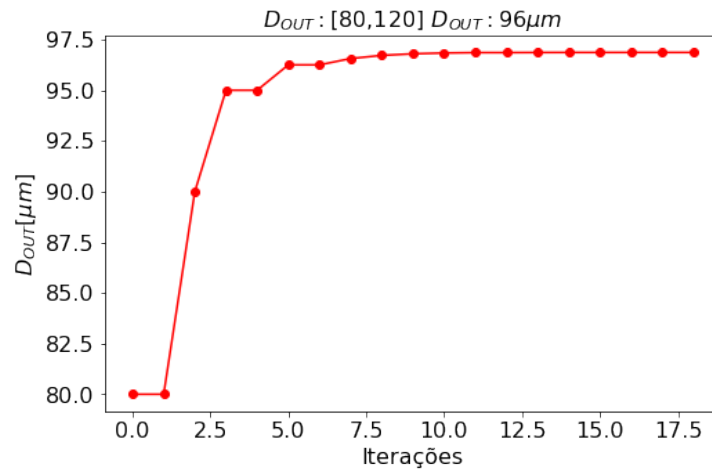


Figura 39 – Cálculo de D_{OUT} do indutor L_S para geometria Quadrada. Fonte: Autor

Com base no valor de D_{OUT} obtido acima foi desenvolvido o *layout* da Fig. (40) considerando os diâmetros internos e externos e o número de voltas. Com este *layout* foi feita a simulação de varredura de frequência entre $1GHz$ e $10GHz$ para obter os valores de impedância em cada frequência, e nas Fig. (41), Fig. (42) e Fig. (43).

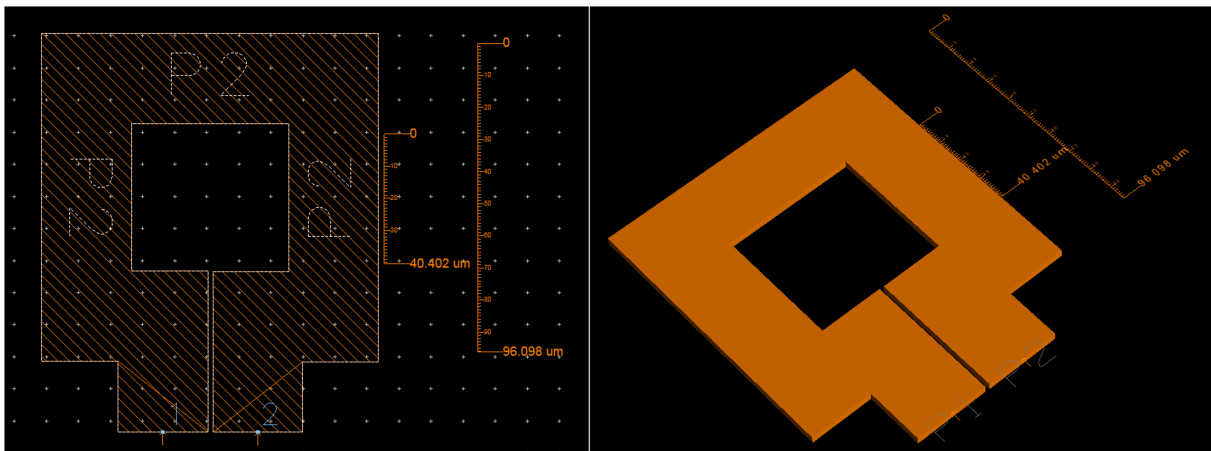


Figura 40 – *Layout* Indutor $L_S = 93.204pH$. Fonte: Autor

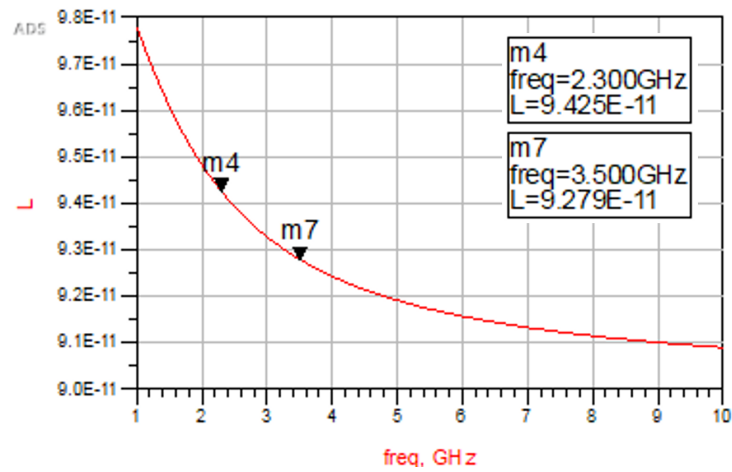


Figura 41 – Indutância

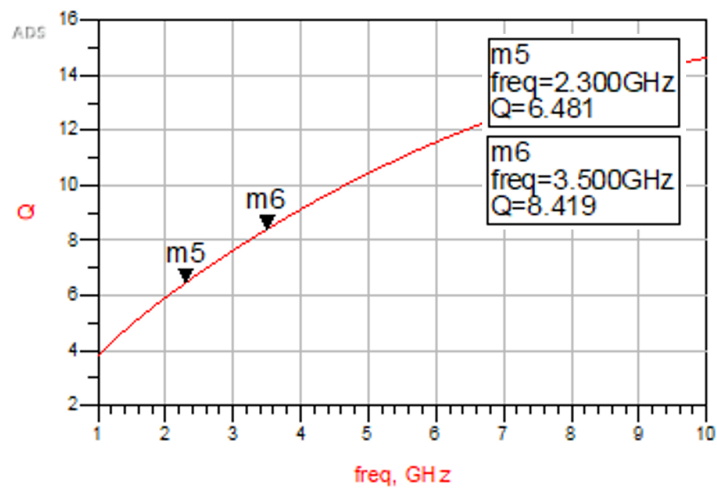


Figura 42 – Fator de Qualidade

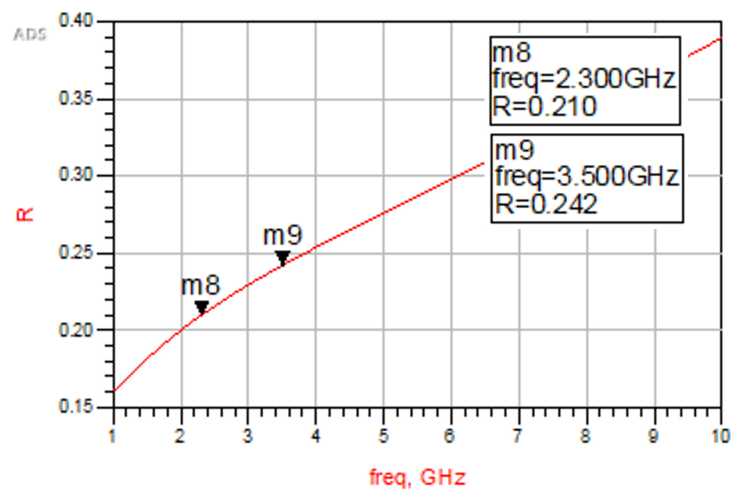


Figura 43 – Resistência Série

5.2.2.3 $L_T = 200pH$

Novamente observando a Fig. 31, temos que para esta faixa de valores teremos que implementar um indutor com 2 voltas, $N = 2$. Com auxílio do algoritmo 2 temos que $D_{IN} = 20\mu m$, $D_{OUT,min} = 40\mu m$ e $D_{OUT,max} = 80\mu m$ conforme Fig. 44. Executando o algoritmo 3, temos o resultado na Fig. 45.

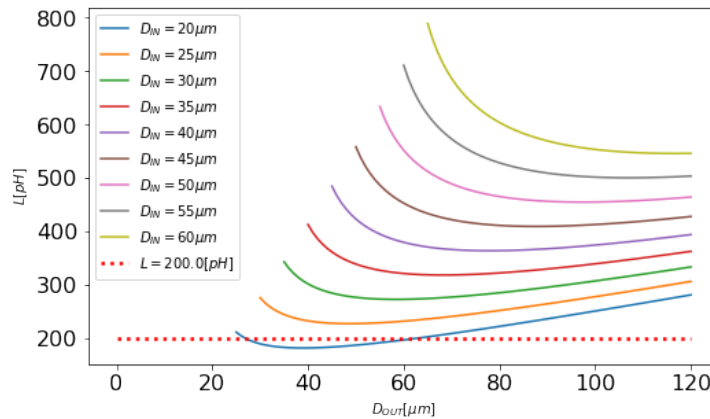


Figura 44 – Varredura em D_{OUT} do indutor L_T para geometria Quadrada. Fonte: Autor

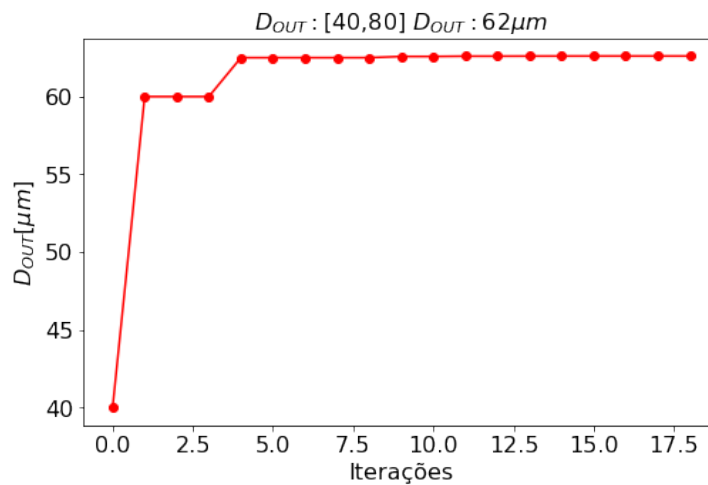


Figura 45 – Cálculo de D_{OUT} do indutor L_T para geometria Quadrada. Fonte: Autor

Com base no valor de D_{OUT} obtido acima foi desenvolvido o *layout* da Fig. (46) considerando $w \approx 5\mu m$ e $s \leq \frac{w}{3}$. Com este *layout* foi feita a simulação de varredura de frequência entre $1GHz$ e $10GHz$ para obter os valores de impedância em cada frequência, e nas Fig. 47, Fig. 48 e Fig. 49.

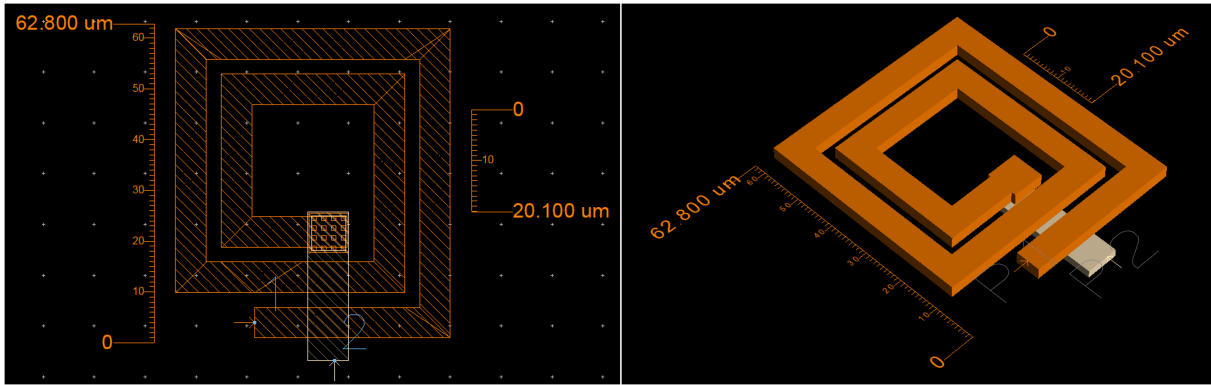


Figura 46 – Layout Indutor $L_T = 200pH$. Fonte: Autor

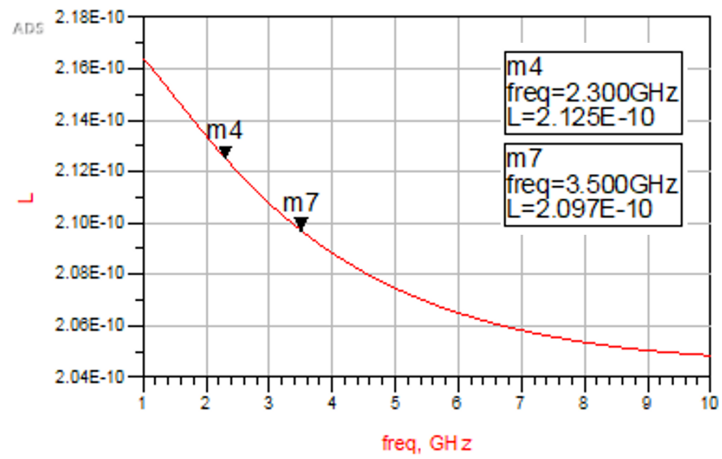


Figura 47 – Indutância

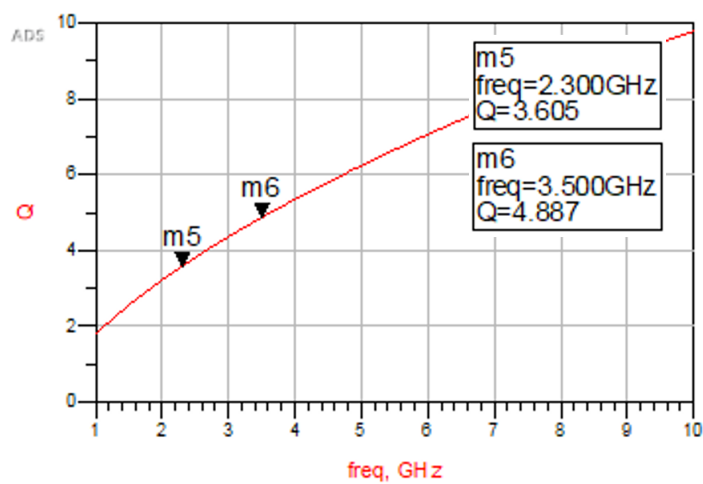


Figura 48 – Fator de Qualidade

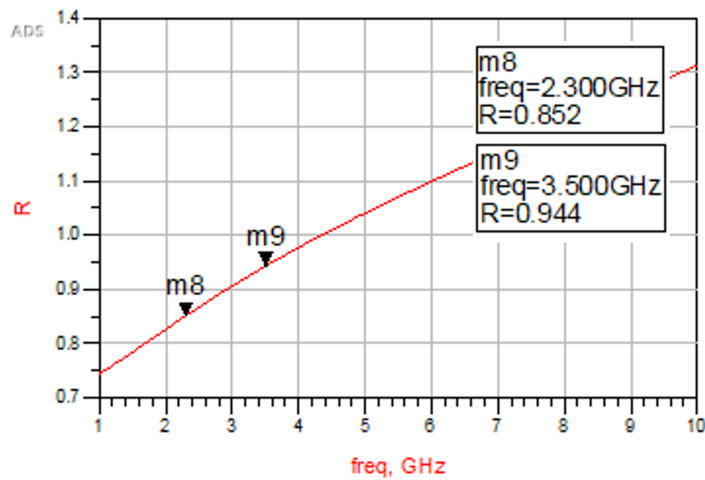


Figura 49 – Resistência Série

5.2.3 LNA com indutores projetados

Com base nos valores de indutância e fator de qualidade dos indutores acima projetados, iremos substituir os respectivos valores nos parâmetros dos indutores e realizar as simulações seguindo os parâmetros já utilizados anteriormente. Na Fig. 50 temos o esquemático com os indutores projetados.

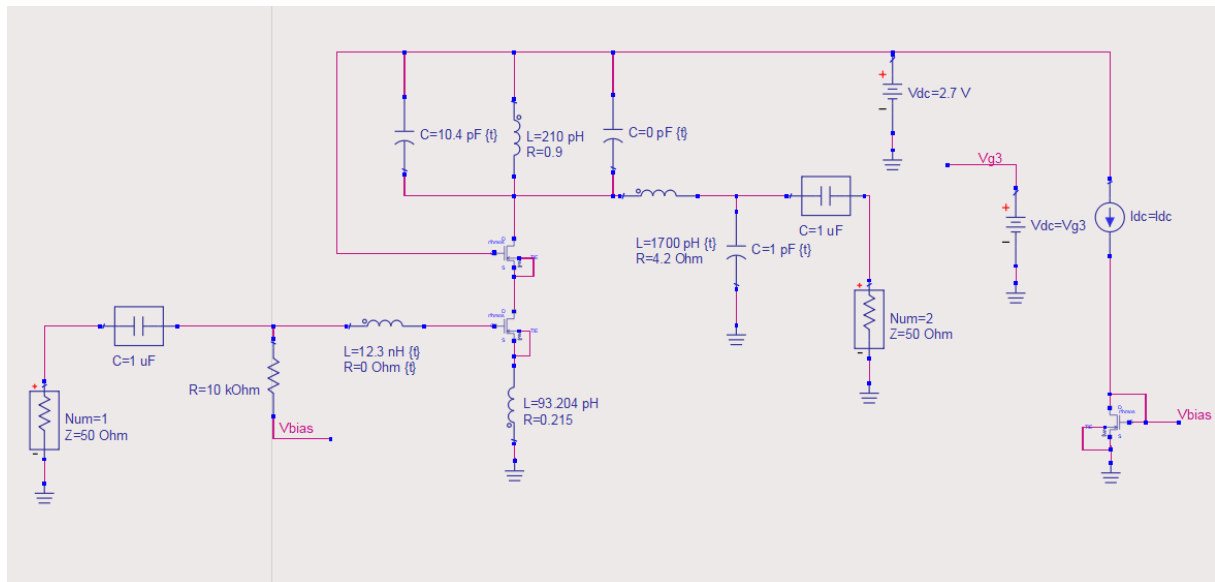


Figura 50 – Esquemático com Indutores Projetados

Durante a simulação foi necessário utilizar novamente o recurso de *Tunning* disponível no ADS para alguns pequenos ajustes necessários por conta da modificação dos valores e inserção de resistência série nos indutores. Na Tab. 7 temos os valores obtidos para ambas as configurações.

Tabela 7 – Valores dos Componentes

	Valores <i>Dualband</i>	
	$f = \mathbf{2.3\ GHz}$	$f = \mathbf{3.5\ GHz}$
L_G	28.5 nH	12.3 nH
L_S	92.79 pH	94.25 pH
L_T	212.5 pH	209.7 pH
C_T	(10.4 10.7) pF	10.4 pF
L_{mat}	1.684 nH	1.678 nH
C_{mat}	(1 0.95) pF	1 pF

6 Resultados Finais

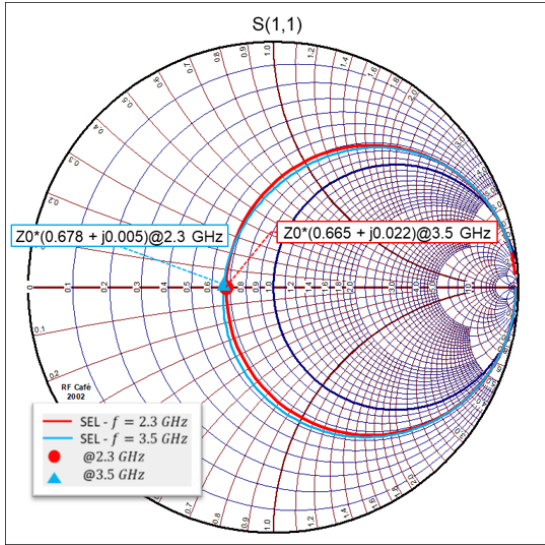
6.1 LNA com indutores ideais

Executando novamente a simulação da Fig. 30 com os mesmos parâmetros das simulações anteriores com os componentes de acordo com a Tab. 5 temos nas Fig. 51, Fig. 52, Fig. 53, Fig. 54 e Fig. 55 os resultados finais para o amplificador com indutores ideais.

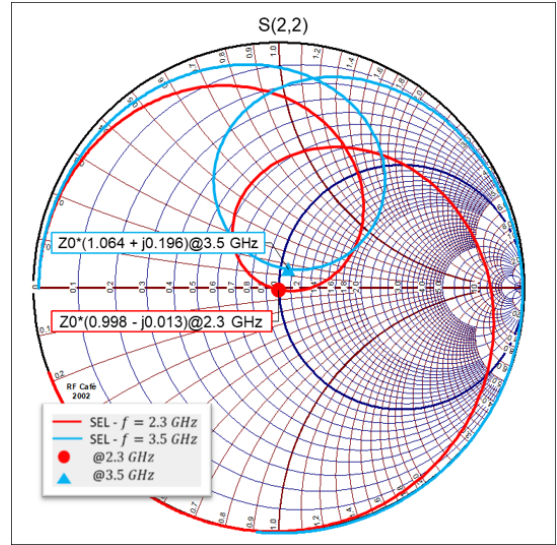
É possível observar que os valores obtidos para S_{11} e S_{22} estão compatíveis e não provocarão problemas de casamento de impedância nos estágios imediatamente anteriores e posteriores ao amplificador. A figura de ruído também obtida está compatível com os valores previamente estabelecidos e tem uma contribuição baixa para a SNR , relação sinal-ruído, do sistema.

No ponto de vista de análise de linearidade podemos observar que tanto em P_{1dB} e IP_3 foram obtidos valores compatíveis com as referências utilizadas e para critérios operacionais. As potências obtidas em P_{1dB} são compatíveis com valores reais obtidos em dispositivos de telefonia móvel, e observando IP_3 também mostra que sinais maiores que o limite de P_{1dB} o amplificador responde de maneira satisfatória mantendo a linearidade e fornecendo S_{21} compatível com o parametrizado. Conforme observado em (RAZAVI, 2011), a diferença entre P_{1dB} e IP_3 é na ordem $9.6dB$, que também foi obtido no amplificador.

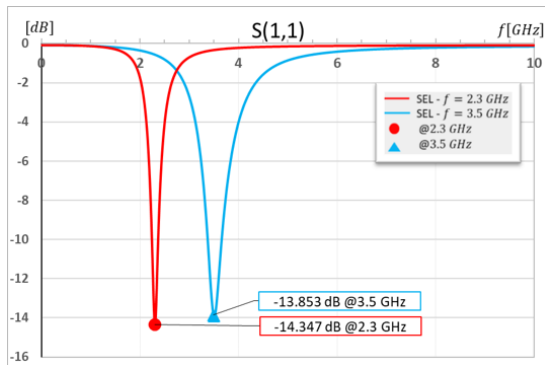
Para análise da largura de banda de operação do amplificador, foram observados 3 parâmetros operacionais definidos anteriormente: largura de banda para $S_{11} \leq -10dB$, largura de banda para $S_{22} \leq -10dB$ e largura de banda para $S_{21} \geq (S_{21,MAX} - 3dB)$, em ambas as configurações o casamento de entrada, S_{11} , tem uma largura de banda mais estreita e assim sendo o fator limitante neste parâmetro. Por conta o alto valor do indutor L_G obtido na configuração de $f = 2.3GHz$, a largura de banda nesta configuração ficou mais estreita do que em $f = 3.5GHz$. Como todo o circuito compartilha dos mesmos parâmetros, podemos observar nas Fig. 55a, Fig. 55b e Fig. 55c que a banda de $120MHz$ de S_{11} em $f = 2.3GHz$ é o fator limitante entre todas, mas ainda é compatível para utilização de um sistema OFDM.



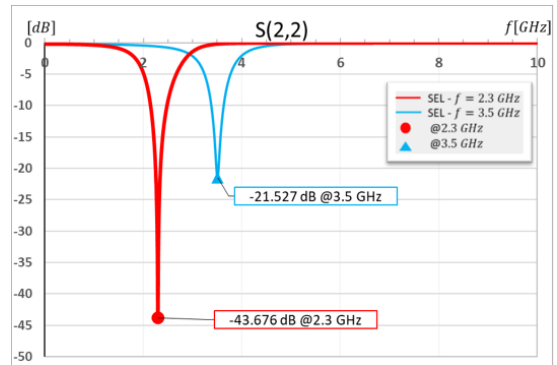
(a) S11 na carta de Smith



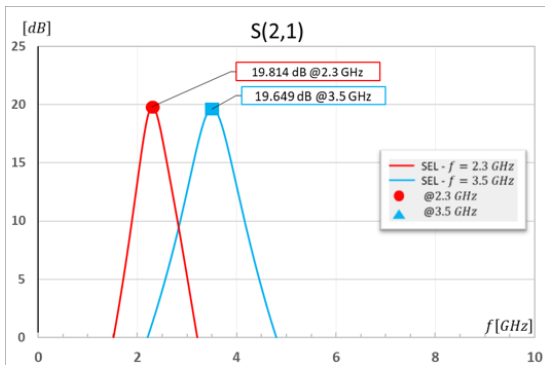
(b) S22 na carta de Smith



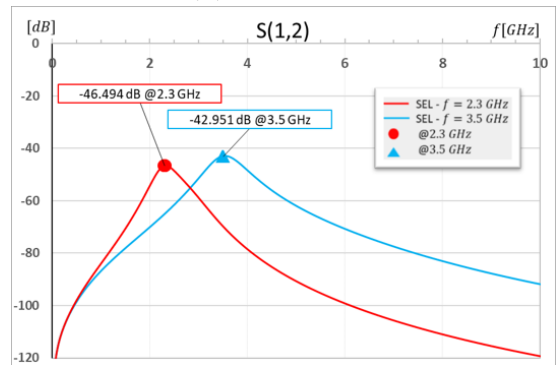
(c) S11 em dB



(d) S22 em dB



(e) S21 em dB



(f) S12 em dB

Figura 51 – Resultados para Amplificador *Dualband*. Fonte: Autor

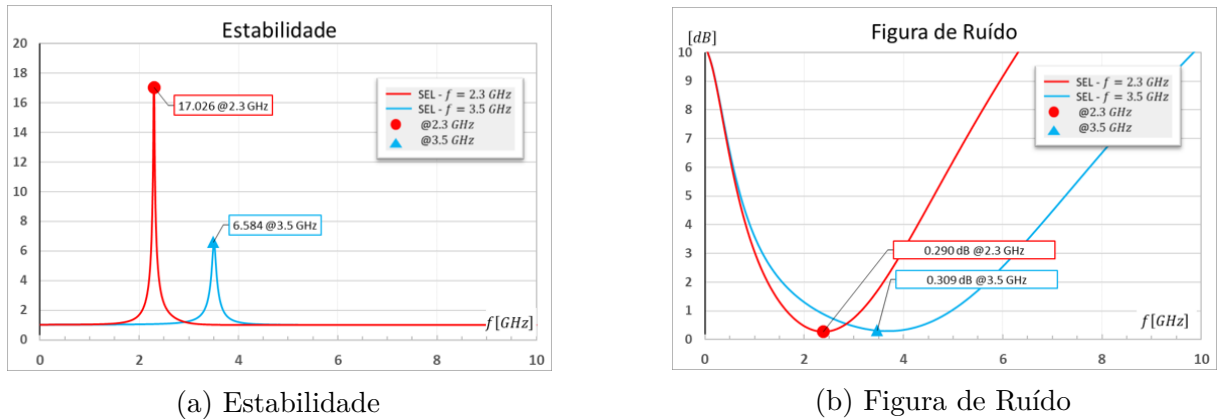


Figura 52 – Resultados para Amplificador *Dualband*. Fonte: Autor

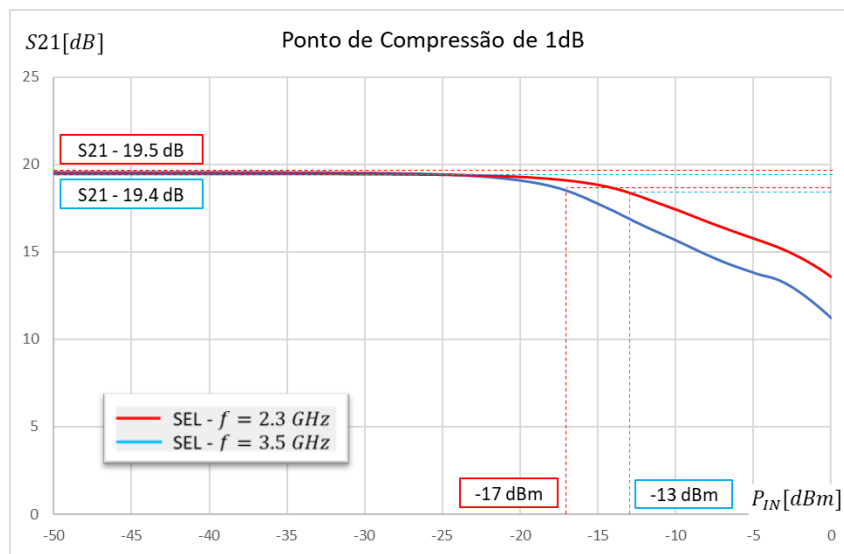


Figura 53 – Ponto de Compressão de 1dB do amplificador *Dualband*. Fonte: Autor

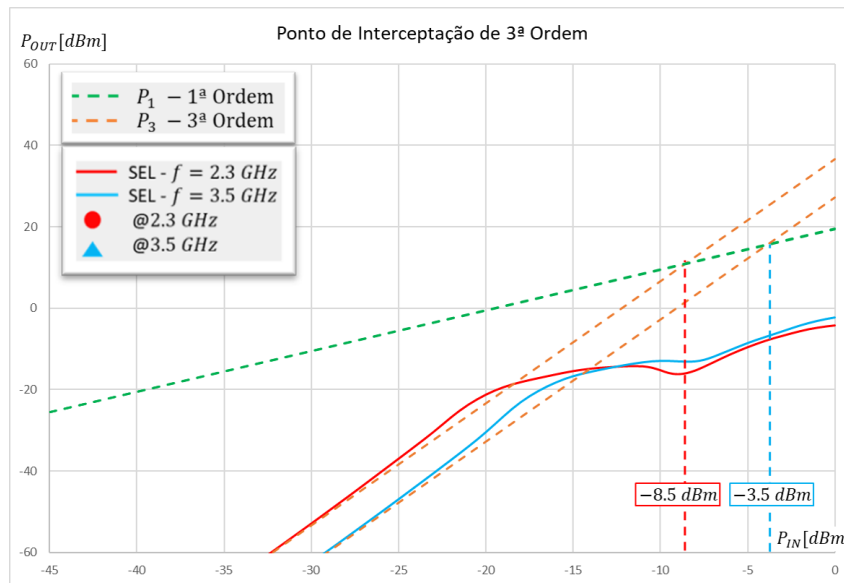
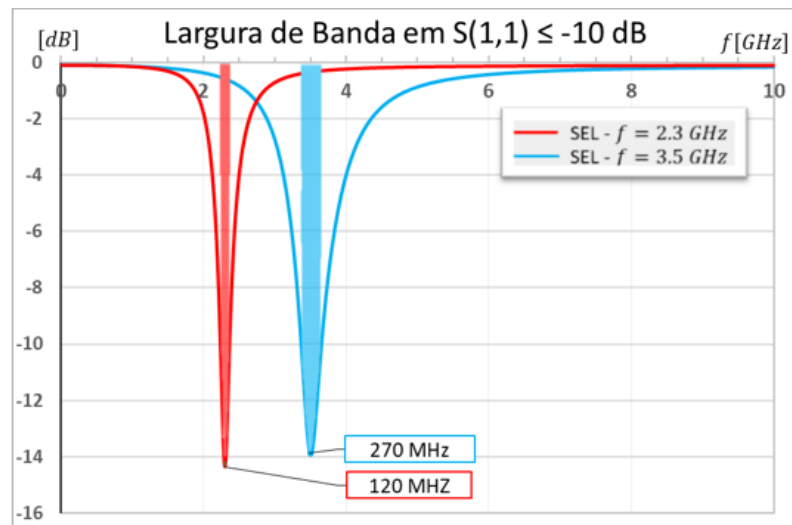
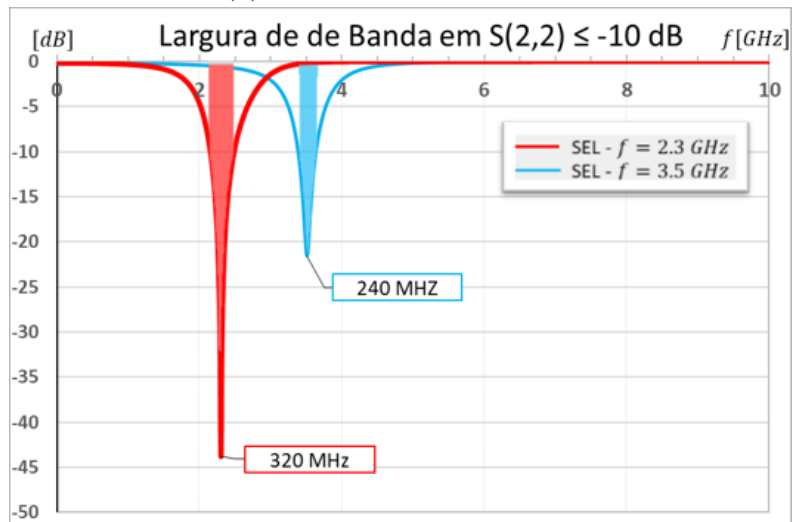


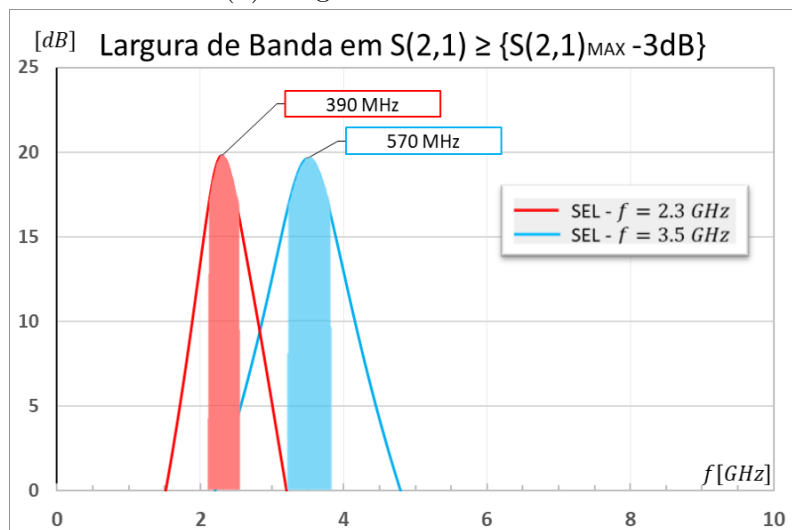
Figura 54 – Ponto de Interceptação de 3ª ordem do amplificador *Dualband*. Fonte: Autor



(a) Largura de Banda - S11



(b) Largura de Banda - S22



(c) Largura de Banda - S21

Figura 55 – Largura de Banda. Fonte: Autor

6.2 Indutores

Após as simulações de varredura em frequência nos *layouts* desenvolvidos, na Tab. 8 temos os valores obtidos.

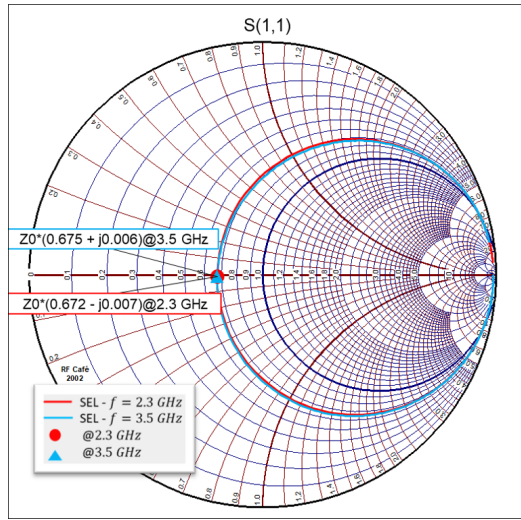
Tabela 8 – Valores dos Componentes

	$f = 2.3 \text{ GHz}$			$f = 3.5 \text{ GHz}$		
	L	Q	R_S	L	Q	R_S
L_S	92.79 pH	6.481	0.210 Ω	94.25 pH	8.419	0.242 Ω
L_T	212.5 pH	3.605	0.852 Ω	209.7 pH	4.887	0.944 Ω
L_{MAT}	1.684 nH	6.644	3.663 Ω	1.678 nH	8.243	4.477 Ω

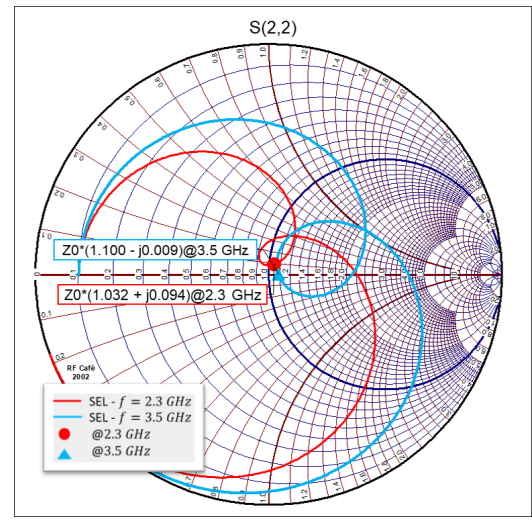
Em termos de valores de indutância, todos os indutores atingiram o valor esperado dentro da faixa de tolerância de 8% encontrado para Eq. 3.2 em (RAZAVI, 2011) e (PONCHET, 2019b).

Os indutores L_S e L_{MAT} atingiram valores satisfatórios de fator de qualidade, tendo em vista a implementação em micro-eletrônica. O indutor L_T teve um desempenho menor que os outros indutores em termos de fator de qualidade, pelo fato de ter seu diâmetro interno relativamente pequeno frente ao encontrado nos outros indutores, mas foi possível contornar este desvio no amplificador na etapa de ajuste.

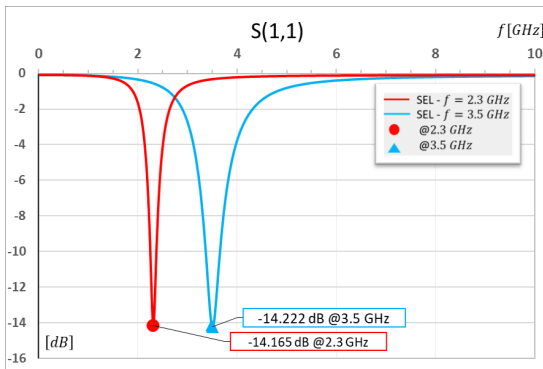
6.3 LNA com indutores projetados



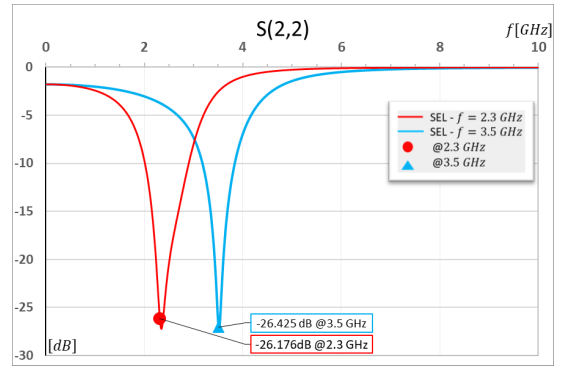
(a) S11 na carta de Smith



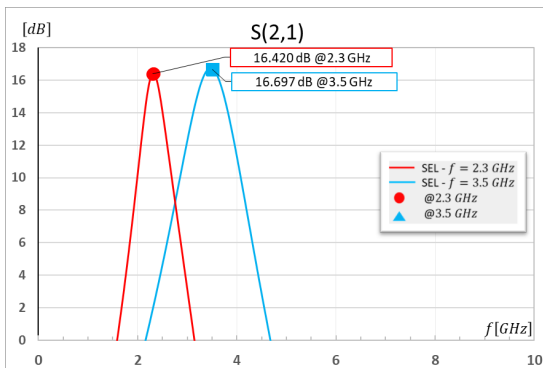
(b) S22 na carta de Smith



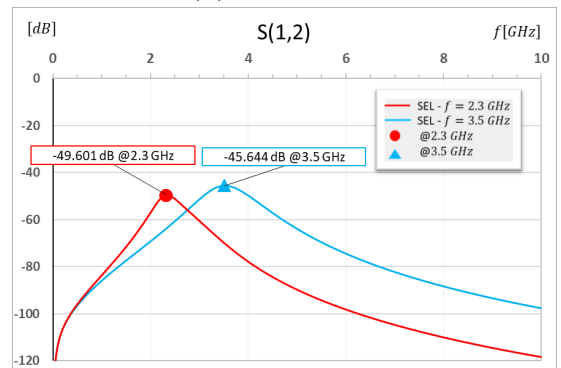
(c) S11 em dB



(d) S22 em dB



(e) S21 em dB



(f) S12 em dB

Figura 56 – Resultados para Amplificador *Dualband* com indutores projetados. Fonte: Autor

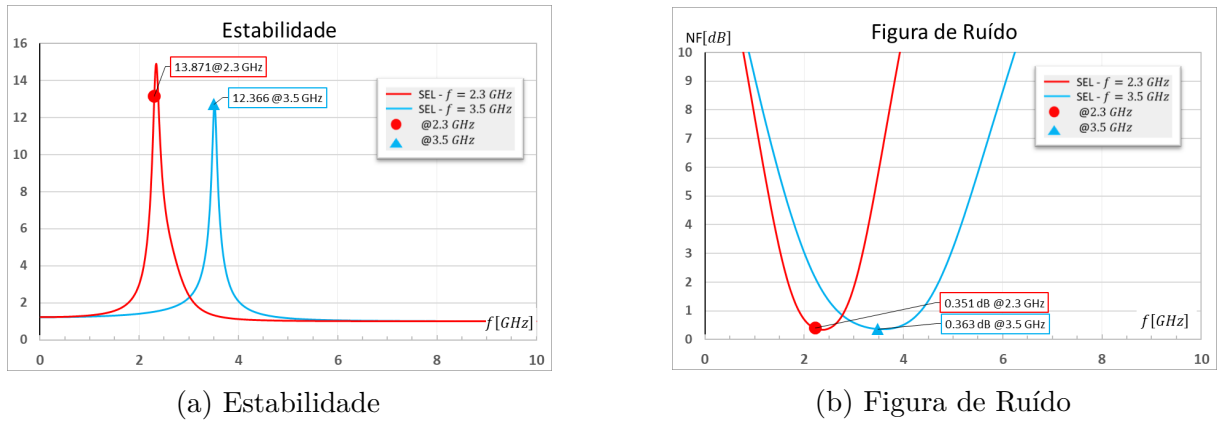


Figura 57 – Resultados para Amplificador *Dualband* com indutores projetados. Fonte: Autor

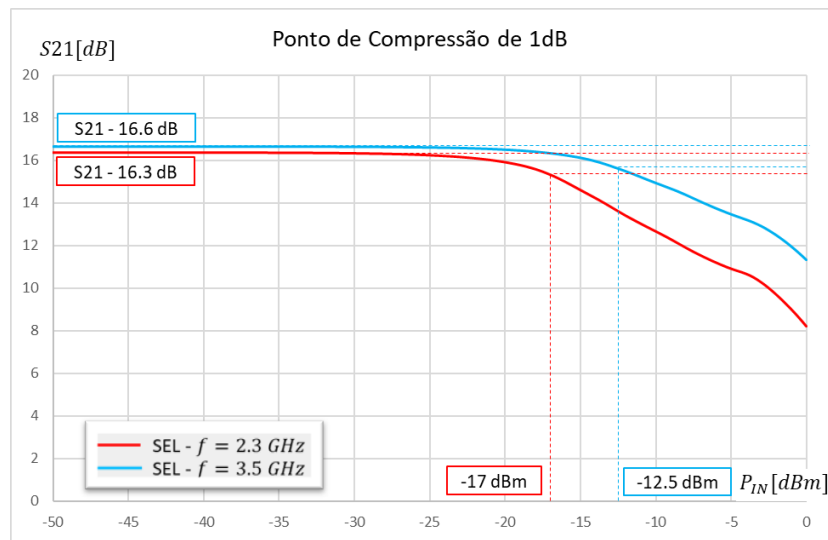


Figura 58 – Ponto de Compressão de 1dB do amplificador *Dualband*. Fonte: Autor

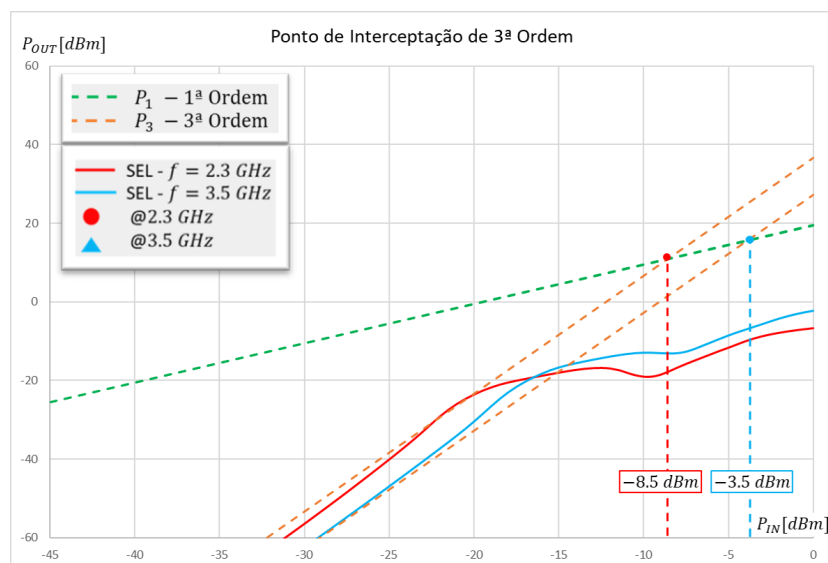
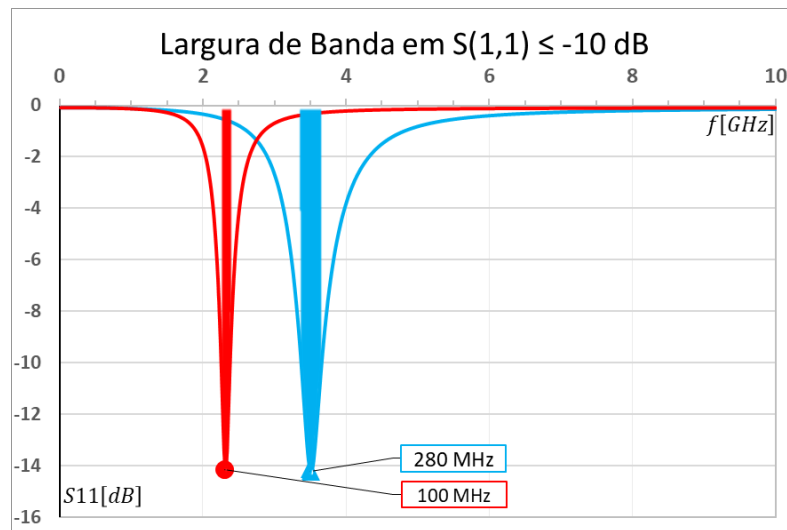
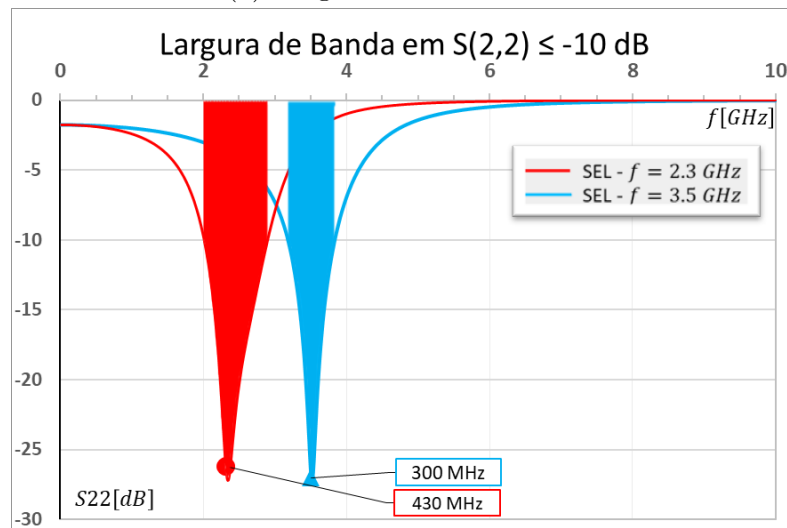


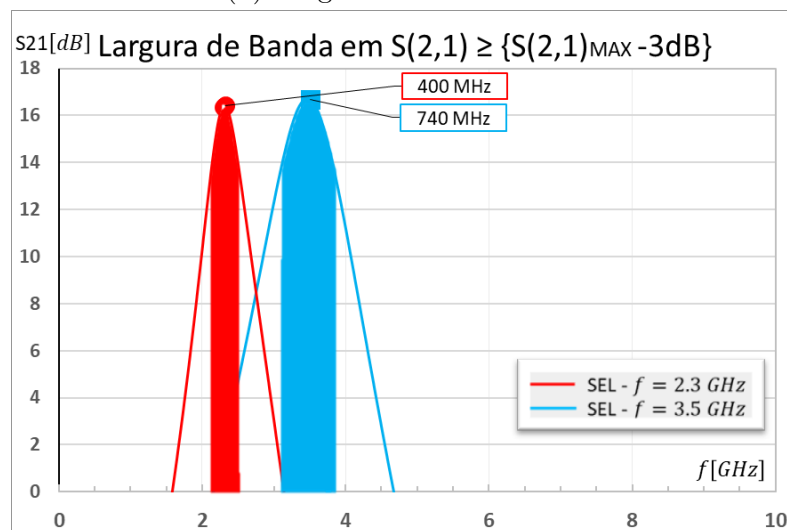
Figura 59 – Ponto de Interceptação de 3ª ordem do amplificador *Dualband*. Fonte: Autor



(a) Largura de Banda - S11



(b) Largura de Banda - S22



(c) Largura de Banda - S21

Figura 60 – Largura de Banda. Fonte: Autor

Tabela 9 – Comparativo entre as configurações obtidas e parâmetros estabelecidos

	Parâmetros	Indutores Ideais		Indutores Projetados	
		$f = 2.3GHz$	$f = 3.5GHz$	$f = 2.3GHz$	$f = 3.5GHz$
$Z_{IN}[\Omega]$	50	$33.89 + i0.25$	$33.22 + i3.75$	$33.62 - i0.34$	$33.75 - i0.30$
$Z_{OUT}[\Omega]$	50	$49.9 + i0.65$	$53.2 + i9.8$	$51.63 + i4.71$	$55.02 - i0.46$
$S_{11}[dB]$	≤ -10	-14.35	-13.85	-14.16	-14.22
$S_{22}[dB]$	≤ -10	-43.68	-21.53	-26.17	-26.43
$S_{21}[dB]$	≥ 15	19.81	19.64	16.42	16.68
$S_{12}[dB]$	≤ -30	-46.94	-42.95	-49.60	-45.64
$NF[dB]$	≤ 2	0.29	0.31	0.351	0.363
$P_{1dB}[dBm]$	≥ -15	-17	-13	-17	-12.5
$IP_3[dBm]$	≥ -10	-8.5	-3.5	-8.5	-3.5

Refazendo a simulação com os mesmos parâmetros das anteriores do esquemático da Fig. 50 com os componentes de acordo com a Tab. 7 temos nas Fig. 56, Fig. 57, Fig. 58, Fig. 59 e Fig. 60 os resultados finais para o amplificador com indutores projetados.

Os valores obtidos para o amplificador com os indutores se mantiveram compatíveis com o que foi previamente estabelecido. Na Tab. 9 temos o comparativo entre as duas configurações obtidas e os parâmetros iniciais.

7 Considerações finais

Com base na referencia bibliográfica abordada e nos métodos de projeto utilizados para elaboração do amplificador em questão temos que os resultados obtidos são compatíveis com o que foi previamente estabelecido e também resultados encontrados nas bibliografias utilizadas. Os valores obtidos para os parâmetros de espalhamento em ambas as configurações permitem que o amplificador trabalhe de maneira satisfatória com os demais estágio de um transceptor.

A principais métricas que podemos observar além dos parâmetros de espalhamento para um amplificador deste tipo são a Figura de Ruído, NF , que em ambas configurações tivemos resultados próximos da figura de ruído mínima obtida na caracterização do transistor unitário. Em relação a linearidade de operação é possível observar que mesmo P_{1dB} em $f = 2.3GHz$ não atingindo o alvo de $-15dBm$ teve um resultado satisfatório e compatível com a potência de estágios anteriores ao LNA.

Tendo em vista o inicio do desenvolvimento dos indutores na micro-eletrônica podemos observar uma oportunidade de seguir com o aperfeiçoamento destes componentes já projetados a fim de permitir uma integralização de todo o circuito do amplificador em um mesmo substrato. Os resultados acima obtidos sofrerão alterações em uma possível integralização por conta dos mecanismos de perda abordados durante o projeto dos indutores e outros diversos fatores que não foram abordados neste trabalho.

Referências

PONCHET, A. da F. *Amplificadores de Baixo Ruído*. 2019. Tópico 2 - Amplificadores de Baixo Ruído. Disponível em: <<http://tidia4.ufabc.edu.br>>. Acesso em: 13 dez 2019. Citado 4 vezes nas páginas 5, 13, 20 e 23.

PONCHET, A. da F. *Amplificadores de Baixo Ruído*. 2019. Tópico 1 - Conceitos Básicos em Projeto de Alta Frequência. Disponível em: <<http://tidia4.ufabc.edu.br>>. Acesso em: 13 dez 2019. Citado 2 vezes nas páginas 19 e 57.

RAZAVI, B. *RF MICROELECTRONICS*. Castleton, NY, USA: Prentice Hall, 2011. Citado 11 vezes nas páginas 5, 13, 14, 16, 17, 18, 19, 23, 27, 53 e 57.

VOINIGESCU, P. S. *High-Frequency Integrated Circuits*. New York, NY, USA: Cambridge University Press, 2013. Citado 2 vezes nas páginas 5 e 15.